

디자인 예제 보고서

제목	TinySwitch™-4 TNY286PG 를 사용한 12W 역률 보정(밸리 필) 비디밍 절연 플라이백, 정전압(24V) LED 드라이버
사양	입력: 190VAC ~ 265VAC(47~63Hz), 출력: 24 V, 500 mA _{CONT}
애플리케이션	밸러스트 LED 드라이버
작성자	애플리케이션 엔지니어링 부서
문서 번호	DER-423
날짜	2014 년 11 월 7 일
개정	1.0

요약 및 기능

- EcoSmart™ – 현존하는 에너지 효율 표준을 모두 충족합니다.
 - CECP(중국), CEC, EPA, AGO, 유럽 위원회
- 무부하 전력 소비 < 100mW(230VAC)
- 80%보다 큰 액티브 모드 효율
- 매우 정밀한 I²f 파라미터 오차 허용 범위(-10%, +12%)로 시스템 비용 절감
 - MOSFET 및 트랜스포머 전력 공급 증가
 - 과부하 전력을 줄여 출력 다이오드 및 커패시터 비용 절감
- 내장된 TinySwitch-4 의 안전/신뢰성 기능
 - 정확한(±5%) 오토 리커버리 히스테리시스(Hysteresis) 써멀 섯다운 기능으로 모든 조건에서 PCB 온도를 안전하게 유지
 - 오토 리스타트 기능으로 출력 회로 단락 및 오픈 루프 고장 상태를 방지
 - 3.2mm 를 초과하는 연면거리로 습도가 높고 오염이 많은 환경에서도 안정적으로 작동

Power Integrations

5245 Hellyer Avenue, San Jose, CA 95138 USA.

Tel: +1 408 414 9200 Fax: +1 408 414 9201

www.powerint.com

- EN550022, EN55015 및 CISPR-22 클래스 B 전도성 EMI 충족

특허 정보

여기에 설명한 제품 및 애플리케이션(제품의 외장 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허의 대상이 되거나 파워 인테그레이션스(Power Integrations)에서 출원 중인 미국 및 해외 특허 신청의 대상이 될 수 있습니다. 파워 인테그레이션스(Power Integrations)의 전체 특허 목록은 www.powerint.com에서 확인할 수 있습니다. 파워 인테그레이션스(Power Integrations)는 고객에게 <<http://www.powerint.com/ip.htm>>에 명시된 특정 특허권에 따라 라이선스를 부여합니다.



목차

1	소개	5
2	파워 서플라이 사양	6
3	회로도	7
4	회로 설명	8
4.1	입력단	8
4.2	TinySwitch-4 1 차측	8
4.3	출력 정류	9
4.4	출력 피드백	9
4.5	라인 센싱	9
4.6	과전압 보호(OVP)	9
4.7	PCB 레이아웃	10
5	PCB 어셈블리	11
6	BOM	12
7	트랜스포머 사양	14
7.1	전기적 구성도	14
7.2	전기적 사양	14
7.3	재료	14
7.4	트랜스포머 제작 구성도	15
7.5	트랜스포머 구성	16
8	트랜스포머 디자인 스프레드시트	17
9	성능 데이터	20
9.1	효율	20
9.2	액티브 모드 효율	22
9.2.1	2007 미국 에너지 독립 및 안보법	24
9.2.2	ENERGY STAR EPS 버전 2.0	24
9.3	무부하 시의 입력 전력	25
9.4	사용 가능한 대기 출력 전력	26
9.5	레귤레이션	27
9.5.1	부하	27
9.5.2	라인	28
9.5.3	PF(역률)	29
10	써멀 성능	30
10.1	써멀 이미지	30
10.1.1	부품 온도(190VAC, 50Hz, 25°C)	30
10.1.2	부품 온도(265VAC, 50Hz, 25°C)	32
11	파형	33
11.1	입력 전압 및 전류, 정상 동작	33
11.2	드레인 전압 및 전류, 정상 동작	34
11.3	드레인 전압 및 전류 스타트업 프로파일	35

11.4	드레인 전압 및 전류 스타트업 단락 파형	37
11.5	드레인 전압 및 전류 정상 실행 단락 파형	37
11.6	정상 작동 시 출력 다이오드 파형	38
11.7	출력 전압 스타트업 프로파일	39
11.8	과도 부하 응답(0% - 100% 부하 단계)	40
11.9	브라운아웃 테스트	41
11.10	오픈 루프 테스트	42
11.11	출력 리플 측정	43
11.11.1	리플 측정 기술	43
11.11.2	측정 결과	44
13	라인 서지	46
14	전도성 EMI	47
15	개정 내역	51

중요 사항:

이 기판은 안전 절연거리 요구 사항에 맞도록 디자인되었지만 엔지니어링 프로토타입은 아직 기관 승인을 받지 않은 상태입니다. 따라서 AC 입력을 프로토타입 보드에 제공하도록 절연 트랜스포머를 사용하여 모든 테스트를 수행해야 합니다.



1 소개

이 문서는 TinySwitch-4 제품군의 TNY286PG 를 사용한 12W 파워 서플라이에 관한 엔지니어링 보고서입니다. 이 파워 서플라이는 특별히 LED 밸러스트 애플리케이션을 충족하도록 설계되었지만 범용 평가 플랫폼으로 사용될 수도 있습니다.

이 문서에는 파워 서플라이 사양, 회로도, 부품 목록(BOM), 트랜스포머 규격서, 인쇄 회로 기판 레이아웃 및 성능 데이터가 들어 있습니다.

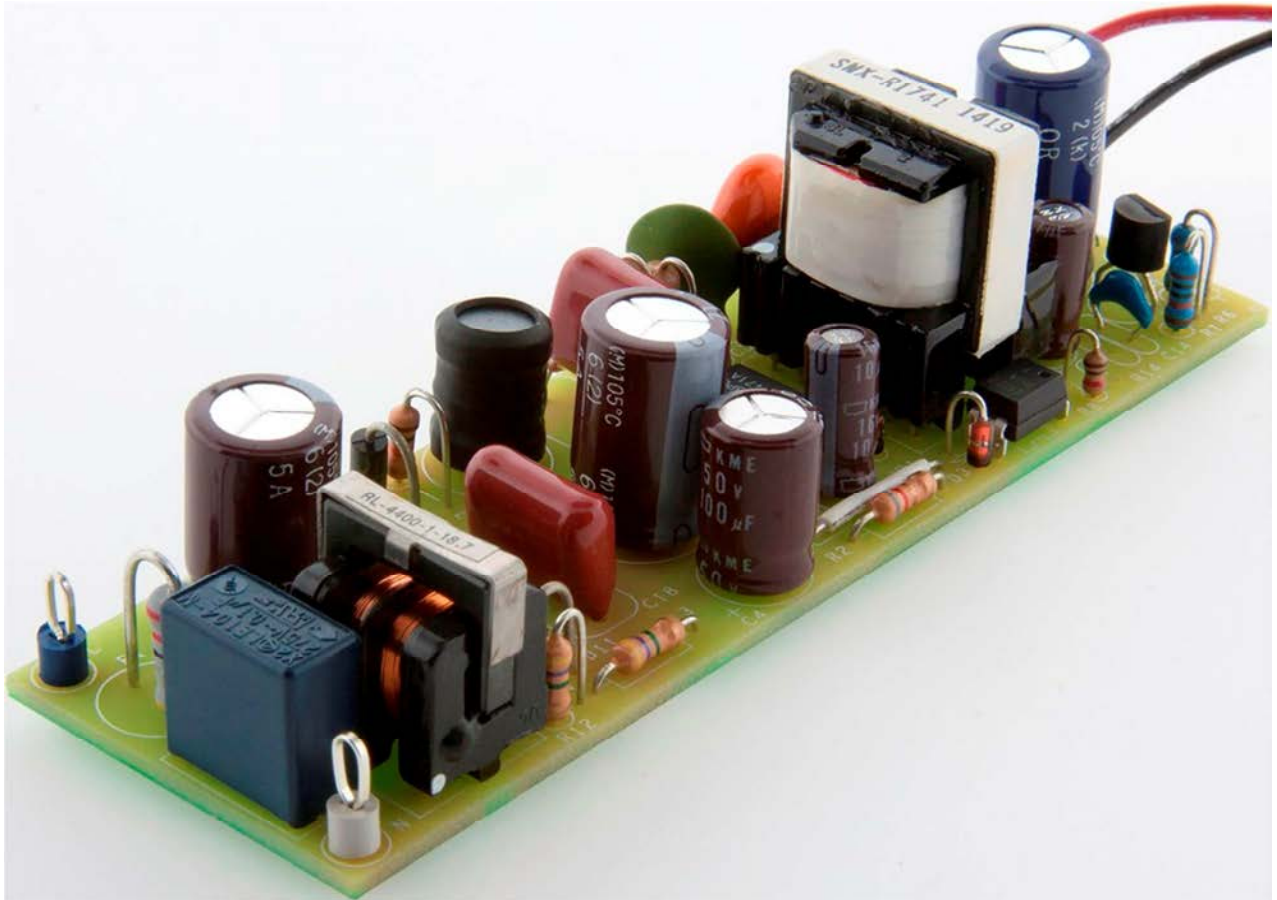


Figure 1 – Populated Circuit Board Photograph.

2 파워 서플라이 사양

아래 표는 디자인의 최소 허용 성능을 나타냅니다. 실제 성능은 결과 섹션에 나열되어 있습니다.

설명	기호	최소	일반	최대	단위	설명
입력 전압 주파수 무부하 시의 입력 전력(230VAC) 돌입 전류(콜드 스타트)	V_{IN} f_{LINE} I_{RUSH}	190 47	50/60	265 63 0.1	VAC Hz W	2 선식 – P.E. 없음 269V, 50Hz – PSU 에 손상이 발생하지 않으며 퓨즈가 오픈되지 않음
출력 출력 전압 출력 리플 전압 총 출력 전력 연속 출력 전력	V_{OUT} V_{RIPPLE} P_{OUT}	22	24	26 1 12	V V W	± 5% 피크 간, 20MHz 대역폭 - 180μF, 0.1μF 및 1μF 세라믹 커패시터로 측정
효율 P _{OUT} 이 25, 50, 75 및 100%일 때 필요한 평균 효율	η_{AVE}	80			%	Energy Star 테스트 방법에 따름
환경 전도성 EMI 안정성 누설 전류 라인 서지 디퍼렌셜 모드(L1-L2) 커먼 모드(L1/L2-PE) 링 웨이브(100kHz) 디퍼렌셜 모드(L1-L2) 커먼 모드(L1/L2-PE)	I_{LEAK}		CISPR22B / EN55022B/FCC 파트 15 충족 IEC950 / UL1950 클래스 II 를 충족하도록 설계됨 0.25 mA			접지 및 비접지 새시에서 6dBuV 마진 265V _{RMS} , 50/60Hz 에서 측정 IEC 61000-4-5/EN5504, 500A 단락 회로 직렬 임피던스: 디퍼렌셜 모드: 2 Ω 커먼 모드: 12 Ω
주변 온도	T_{AMB}	0		40	°C	자유대류, 임해고도



3 회로도

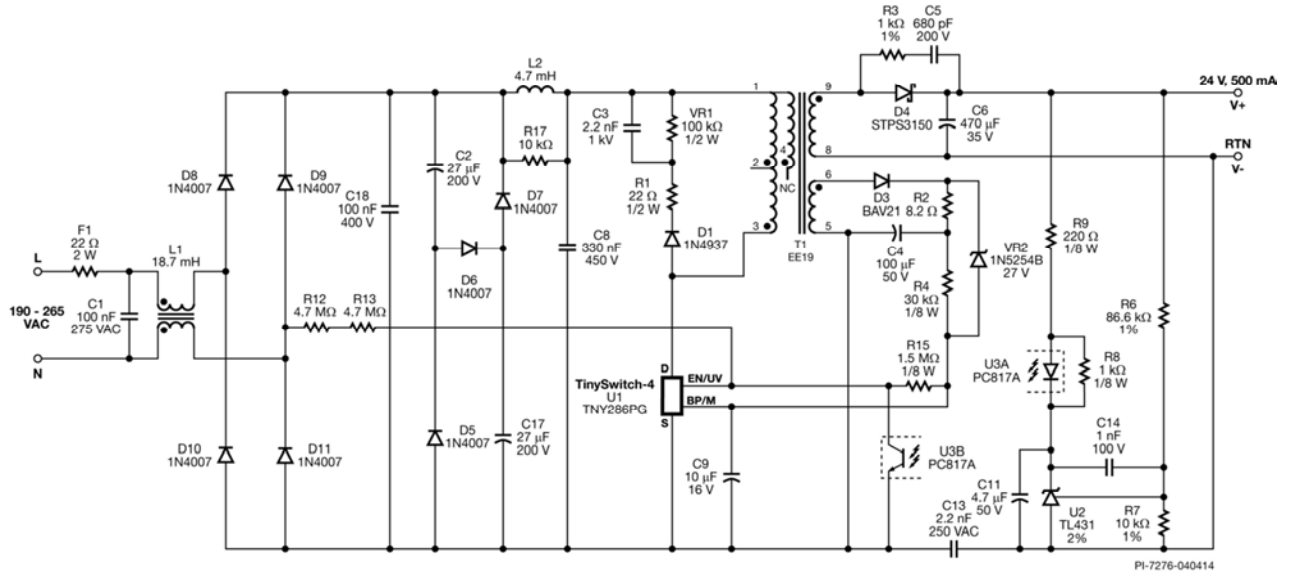


Figure 2 – Schematic.



4 회로 설명

이 회로는 입력 전압 190VAC~265VAC 로 500mA(24V)를 제공하는 절연 플라이백으로 구성된 LED 밸러스트 드라이버 애플리케이션용 설계입니다.

4.1 입력단

퓨저블 저항 F1 은 1 차 회로의 단락 또는 과부하를 유발하는 부품 불량 발생 시 보호 기능을 제공합니다. 퓨저블 저항은 디밍하는 동안 입력 전류 링잉의 댐핑도 돕습니다. 이 저항은 디퍼렌셜 라인 서지를 억제하는 데 유용합니다.

다이오드 D8~D11 은 풀 브리지 정류기로 구성되었습니다.

커먼 모드 초크 L1, 커패시터 C1, C18, C8 과 디퍼렌셜 초크 L2 는 EMI 필터를 구성하며 TinySwitch-4 의 주파수 지터 기능을 통해 클래스 B 방사 노이즈 규정을 준수합니다. 저항 R17 은 L2 의 공진점을 댐핑하여 EMI 고주파 노이즈를 낮출 수 있도록 지원합니다. 인덕터 L2 는 라인 및 뉴트럴 사이에서 EMI 프로파일의 균형을 유지하도록 브리지 뒤에 배치되었습니다. 따라서 입력 필터에서 소형의 고전압 세라믹 커패시터를 사용할 수 있습니다.

C2, C17, D6, D7, D5 로 구성된 밸리 필 회로는 0.7 보다 큰 역할을 제공합니다. 동일한 회로에서 라인 서지 교란의 에너지를 흡수합니다.

4.2 TinySwitch-4 1 차측

TNY286PG 디바이스(U1)는 통합 회로로, 파워 MOSFET, 오실레이터, 컨트롤, 스타트업 및 보호 기능이 포함되어 있습니다.

클램프 회로(D1, VR1, R1 및 C3)는 파워 MOSFET 이 꺼질 때마다 U1 의 드레인에 나타나는 전압을 제한합니다. 클램프 설계는 경부하 효율을 극대화합니다.

바이어스/보조 서플라이 권선의 출력은 다이오드 D3 에 의해 정류되고 커패시터 C4 에 의해 필터링됩니다. 바이어스 권선은 정상 상태 작동 시 TNY286PG BYPASS/MULTIFUNCTION(BP/M) 핀으로 전류를 공급하는 데 사용됩니다. 저항 R4 값은 BP/M 으로 IC 공급 전류를 전달할 수 있도록 값이 선택되고 보통 BP/M 핀 커패시터(C9)를 충전하는 내부 고전압 전류 소스를 억제합니다. 이는 IC 열 손실의 감소로 이어져 모든 부하 상태에서 입력 전력 소비를 낮추며 무부하 소비도 낮춥니다. C9 에 세 가지 서로 다른 커패시터 값을 사용하여 세 개의 내부 전류 제한(REL, STD, INC) 중 하나를 선택할 수 있습니다. 본 설계에서는 10 μ F 커패시터가 사용되어 TNY286PG 에 대한 INC(증가 전류 제한)를 선택하였습니다.

오토커플러 U3 의 트랜지스터는 U1 의 ENABLE/UNDER-VOLTAGE(EN/UV)에서 전류를 끌어옵니다. IC 는 EN/UV 핀에서 끌어온 전류가 90 μ A 보다 적은 한 계속 스위칭합니다. EN/UV 핀에서 끌어온 전류가 90 μ A~150 μ A(일반 값: \approx 115 μ A) 범위인 기준값을 넘으면

스위칭이 중단됩니다. 스위칭 펄스를 활성화하고 비활성화함으로써 피드백 루프는 출력 전압을 조정합니다.

내부 **state machine** 은 메인 출력 부하 전류에 따라 파워 **MOSFET** 전류 제한을 4 개 레벨 중 하나로 설정합니다. 이를 통해 유효 스위칭 주파수를 가청 주파수 범위보다 높게 유지할 수 있습니다. 무부하에 사용되는 가장 낮은 전류 제한은 트랜스포머 자속 밀도를 매우 낮아지게 해, 특히 함침 트랜스포머에서 가청 노이즈가 전혀 인지되지 않게 해 줍니다.

4.3 출력 정류

쇼트키 다이오드 **D4** 는 출력 정류를 제공하며, 커패시터 **C6** 가 메인 출력 필터 커패시터입니다. 2 차측 **RC(R3, C5)** 스너버는 **D4** 에서 **EMI** 를 줄이는 데 사용됩니다.

4.4 출력 피드백

저항 **R6** 및 **R7** 은 출력 전압에 비례하는 전압 신호를 **TL431(U2)**의 입력 단자에 제공하는 전압 분배 네트워크를 구성합니다. **TL431** 은 캐소드 전압을 변화시켜 입력 전압을 일정하게 유지합니다(**2.5V, ±2%**). 캐소드 전압이 변경됨에 따라 **U3** 내의 트랜지스터와 **LED** 를 통과하는 전류가 변경됩니다. **EN/UV** 핀 전류가 기준값을 초과할 때마다 다음 번 스위칭 사이클이 비활성화되고 **EN/UV** 핀 전류가 기준값 아래로 떨어지면 다음 번 스위칭 사이클이 활성화됩니다. 부하가 감소하면 활성화된 사이클을 스킵하여 스위칭 사이클 수가 줄어들고, 이에 따라 유효 스위칭 주파수와 스위칭 손실이 낮아집니다. 이로 인해 매우 작은 부하에서도 일정한 효율을 낼 수 있으므로 에너지 효율 요구 사항을 충족할 수 있습니다. 커패시터 **C14** 는 주파수를 통해 **U2** 의 게인을 롤오프하여 안정적인 작동을 보장합니다. 커패시터 **C11** 은 출력 전압의 오버슈트를 방지하는 소프트 스타트업을 제공합니다.

4.5 라인 센싱

저항 **R12** 및 **R13** 은 브리지 정류기의 입력단에서 직접 입력 전압을 감지합니다. 이를 통해 무부하 전력 소비가 감소됩니다. 저항 **R15** 는 저항 **R12** 및 **R13** 로 전류가 전혀 흐르지 않을 때에도 충분한 전류가 **EN/UV** 핀으로 주입되도록 하며, 이런 경우는 각 라인 사이클의 약 **50%**에 이릅니다. 이는 **UV** 탐지 기능이 항상 활성화되도록 하여 느린 브라운인 또는 라인 강하 시에 발생할 수 있는 모든 문제를 방지합니다.

4.6 과전압 보호(OVP)

본 IC 에는 **BP/M** 핀을 통한 내부 **OVP** 래칭 보호 기능이 있습니다. 이 기능은 오픈 피드백 상태로 인해 전류가 **OV** 섯다운 기준값(**≈5.5mA**)을 초과하는 경우 및 바이어스 전압이 **VR2** 기준값보다 상승하는 경우에 시작됩니다. **AC** 라인이 리사이클되면 래치 상태가 **R12** 및 **R13** 를 통해 리셋됩니다.

4.7 PCB 레이아웃

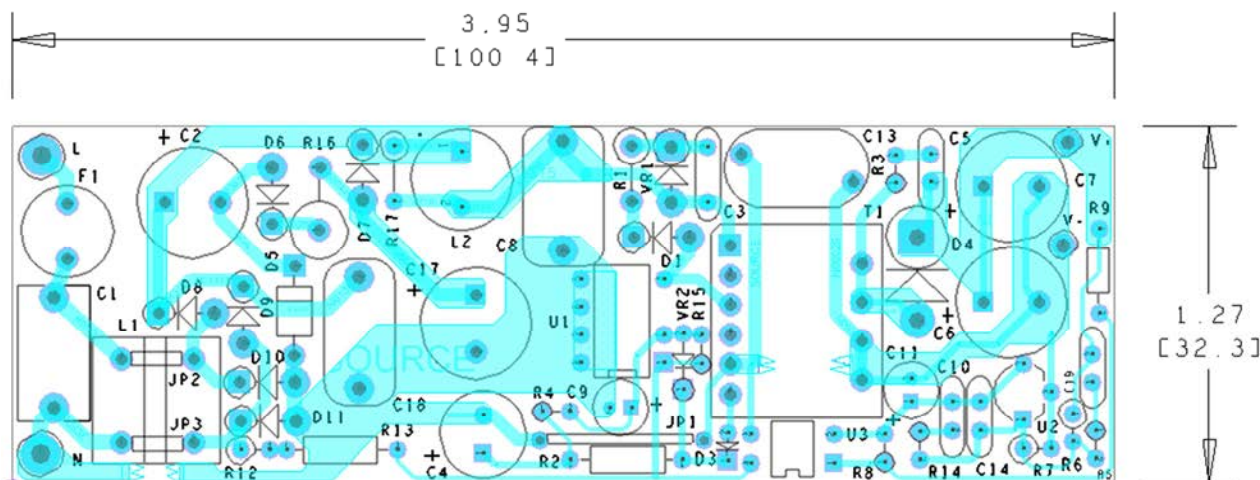


Figure 3 – Printed Circuit Layout.

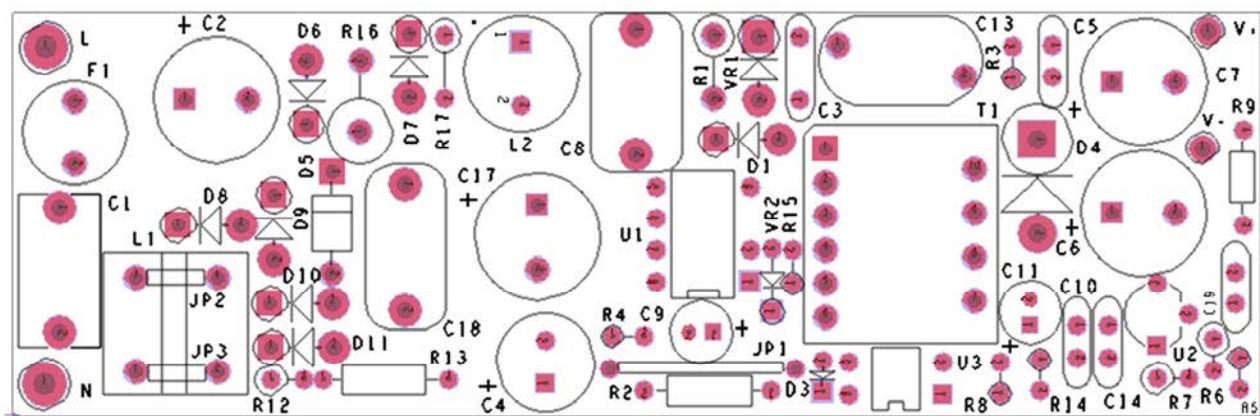


Figure 4 – Component legend.

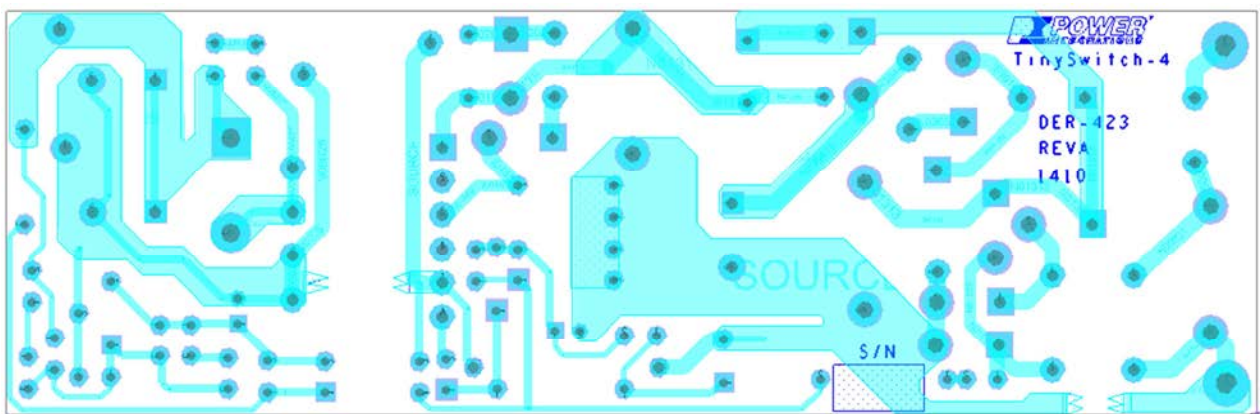


Figure 5 – Bottom Layout.

5 PCB 어셈블리

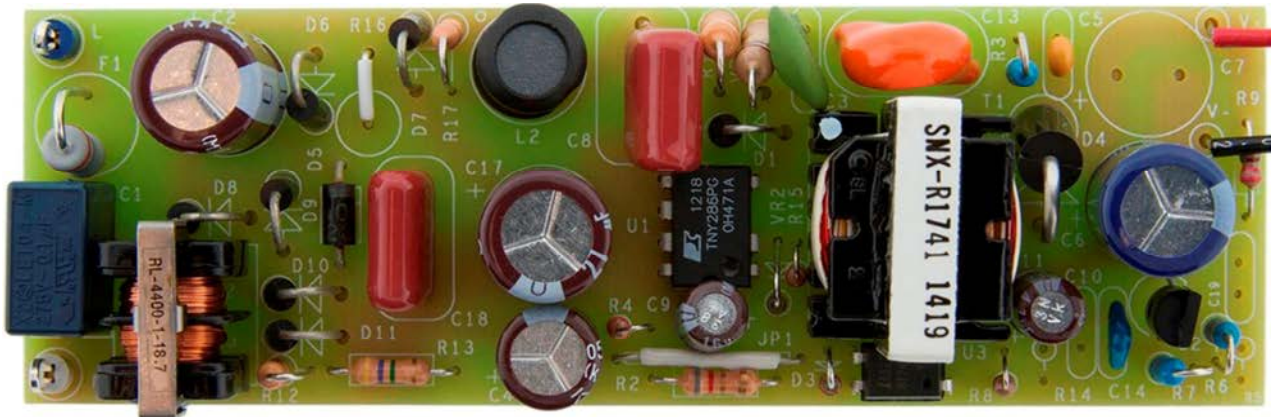


Figure 6 – Top Assembly, No Components on the Bottom Side. Some Parts can be Converted to SMD for More Compact Applications.

6 BOM

Item	Qty	Ref Des	Description	Mfg P/N	Manufacturer
1	1	C1	100 nF, 275VAC, Film, X2	LE104-M	OKAYA
2	2	C2 C17	27 μ F, 200 V, Electrolytic, (10 x 16),	EKXJ201ELL270MJ16S	Nippon Chemi-Con
3	1	C3	2.2 nF, 1 kV, Disc Ceramic	NCD222K1KVY5FF	NIC
4	1	C4	100 μ F, 50 V, Electrolytic, Gen. Purpose, (8 x 11.5)	KME50VB101M6X11LL	Nippon Chemi-Con
5	1	C5	680 pF, 200 V, Ceramic, X7R	C315C681K2R5TA	Kemet
6	1	C6	470 μ F, 35 V, Electrolytic, Low ESR, 52 m Ω , (10 x 20)	ELXZ350ELL471MJ20S	Nippon Chemi-Con
7	1	C8	330 nF, 450 V, METALPOLYPRO	ECW-F2W334JAQ	Panasonic
8	1	C9	10 μ F, 16 V, Electrolytic, Gen. Purpose, (5 x 11)	EKMG160ELL100ME11D	United Chemi-Con
9	1	C11	4.7 μ F, 50 V, Electrolytic, Gen. Purpose, (5 x 11)	EKMG500ELL4R7ME11D	Nippon Chemi-Con
10	1	C13	2.2 nF, Ceramic, Y1	440LD22-R	Vishay
11	1	C14	1 nF, 100 V, Ceramic, X7R	FK18X7R2A102K	TDK
12	1	C18	100 nF, 400 V, Film	ECQ-E4104KF	Panasonic
13	1	D1	600 V, 1 A, Fast Recovery Diode, 200 ns, DO-41	1N4937RLG	On Semi
14	1	D3	250 V, 250 mA, Fast Switching, DO-35	BAV21	Vishay
15	1	D4	150 V, 3 A, Schottky, DO-201AD	STPS3150RL	ST
16	7	D5 D6 D7 D8 D9 D10 D11	1000 V, 1 A, Rectifier, DO-41	1N4007-E3/54	Vishay
17	1	F1	22 Ω , 10%, 2 W, 10 % Axial Flame Proof, Fusible, Pulse Withstanding	EMC2-22RKI	TT Electronics
18	1	L1	18.7 mH, 0.22 A, Common Mode Choke	RL-4400-1-18.7	Renco
19	1	L2	4.7 mH, 0.150 A, 20%	RL-5480-3-4700	Renco
20	1	R1	22 Ω , 5%, 1/2 W, Carbon Film	CFR-50JB-22R	Yageo
21	1	R2	8.2 Ω , 5%, 1/4 W, Carbon Film	CFR-25JB-8R2	Yageo
22	1	R3	1 k Ω , 1%, 1/4 W, Metal Film	MFR-25FBF-1K00	Yageo
23	1	R4	30 k Ω , 5%, 1/8 W, Carbon Film	CF18JT30K0	Stackpole
24	1	R6	86.6 k Ω , 1%, 1/4 W, Metal Film	MFR-25FBF-86K6	Yageo
25	1	R7	10 k Ω , 1%, 1/4 W, Metal Film	MFR-25FBF-10K0	Yageo
26	1	R8	1 k Ω , 5%, 1/8 W, Carbon Film	CF18JT1K00	Stackpole
27	1	R9	220 Ω , 5%, 1/8 W, Carbon Film	CF18JT220R	Stackpole
28	2	R12 R13	4.7 M Ω , 5%, 1/4 W, Carbon Film	CFR-25JB-4M7	Yageo
29	1	R15	1.5 M Ω , 5%, 1/8 W, Carbon Film	CF18JT1M50	Stackpole
30	1	R17	10 k Ω , 5%, 1/4 W, Carbon Film	CFR-25JB-10K	Yageo
31	1	T1	Bobbin, EE19, Vertical, 10 pins, 6pri, 4sec Transformer	TF-1939 SNX-R1741-X1 PNU-28624	Taiwan Shulin Santronics Premier Magnetics
32	1	U1	TinySwitch-4, DIP-8C	TNY286PG	Power Integrations
33	1	U2	2.495 V Shunt Regulator IC, 2%, 0 to 70C, TO-92	TL431CLPG	On Semi
34	1	U3	Optocoupler, 35 V, CTR 80-160%, 4-DIP	LTV817A	Liteon
35	2	V+ V-	PCB Terminal Hole, #22 AWG	N/A	N/A
36	1	VR1	100 k Ω , 5%, 1/2 W, Carbon Film	CFR-50JB-100K	Yageo
37	1	VR2	27 V, 5%, 500 mW, DO-35	1N5254B	Microsemi
Mechanical BOM					
1	1	JP1	Wire Jumper, Insulated, #24 AWG, 0.6 in	C2003A-12-02	Gen Cable
2	1	N	Test Point, WHT, THRU-HOLE MOUNT	5012	Keystone
3	1	L	Test Point, BLU, THRU-HOLE MOUNT	5127	Keystone
4	1	R16	Wire Jumper, Insulated, TFE, #22 AWG, 0.2 in	C2004-12-02	Alpha



5	1	WIRE #24 AWG INS (V+)	Wire, UL1007, #24 AWG, Red, PVC, 4 "	1007-24/7-2	Anixter
6	1	WIRE #24 AWG INS (V-)	Wire, UL1007, #24 AWG, Blk, PVC, 4"	1007-24/7-0	Anixter
7	1	PCB	PCB, 0.062 X 1.25 X 4 in; 2 oz Cu	-	-



7 트랜스포머 사양

7.1 전기적 구성도

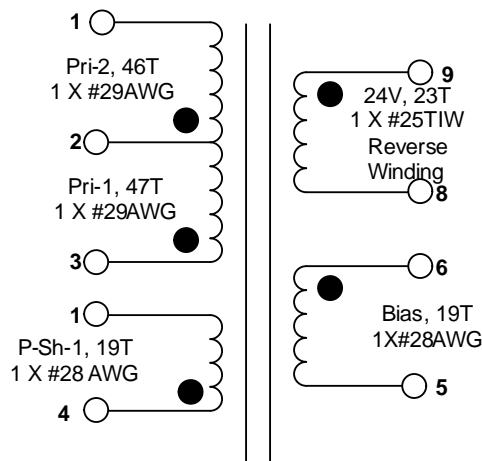


Figure 7 – Transformer Electrical Diagram.

7.2 전기적 사양

Electrical Strength	1 second, 60 Hz, from pins 1-3 to pins 8-9.	3000 VAC
Primary Inductance	Pins 1-3, all other windings open, measured at 100 kHz, 0.4 V _{RMS} .	1200 μH ±10%
Resonant Frequency	Pins 1-3 all other windings open.	700 kHz (Min.)
Primary Leakage Inductance	Pins 1-3, with pins 5-9 shorted, measured at 100 kHz, 0.4 V _{RMS} .	25 μH (Max.)

7.3 재료

Item	Description
[1]	Core: EE19, P4 (Acme) or Equivalent, gapped for A _{LG} of 136 nH/T ² .
[2]	Bobbin: EE19 (6-4 pins) Vertical, High Creepage.
[3]	Tape Polyester film [2 mil (25 μm) base thickness], 9.00 mm wide.
[4]	Varnish; BC346 or BC359 (Dolphs).
[5]	Magnet Wire: AWG #29.
[6]	Triple Insulated Wire: AWG #25.
[7]	Magnet Wire: AWG #28.
[8]	Tape Polyester film [2 mil (25 μm) base thickness], 5.00 mm wide.

7.4 트랜스포머 제작 구성도

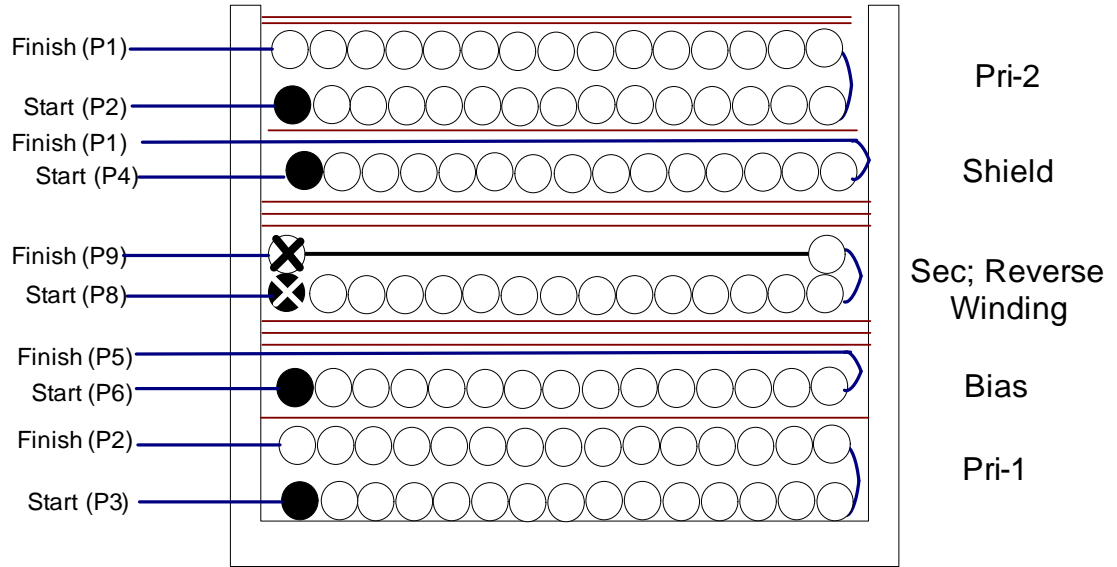


Figure 8 – Transformer Build Diagram.

7.5 트랜스포머 구성

Bobbin Preparation	For the purpose of these instructions, bobbin is oriented on winder such that pin 1 side is on the left. Winding direction is counter-clockwise. Follow the pin number assignment in the specification.
WDG1; Pri-1	Start on pin(s) 3 and wind 47 turns (x 1 filar) of item [5]. in 2 layer(s) from left to right. At the end of 1st layer, continue to wind the next layer from right to left. On the final layer, spread the winding evenly across entire bobbin. Finish this winding on pin(s) 2. Wind 12 bifilar turns of #27 AWG. Finish on pin 10.
Insulation	Add 1 layer of tape, item [3], for insulation.
WDG2; Bias	Start on pin(s) 6 and wind 19 turns (x 1 filar) of item [7]. Wind in same rotational direction as primary winding. Spread the winding evenly across entire bobbin. Finish this winding on pin(s) 5.
Insulation	Add 3 layers of tape, item [3], for insulation.
WDG3; Sec Reverse Winding	Start on pin(s) 8 and reverse wind 23 turns (x 1 filar) of item [6]. Spread the winding evenly across entire bobbin. Wind in opposite rotational direction as primary winding. Finish this winding on pin(s) 9.
Insulation	Add 3 layers of tape, item [3], for insulation.
WDG4; Pri-Shield	Start at pin 4 on the secondary side and wind 19 turns (x 1 filar) of item [7]. Wind in same rotational direction as primary winding. Spread the winding evenly across entire bobbin. Finish this winding on pin(s) 1. Cut out wire connected to temp pin on secondary side. Leave this end of primary shield winding not connected. Bend the end 90 degree and cut the wire in the middle of the bobbin.
Insulation	Add 1 layer of tape, item [3], for insulation.
WDG5; Pri-2	Start on pin(s) 2 and wind 46 turns (x 1 filar) of item [5] in 2 layer(s) from left to right. At the end of 1st layer, continue to wind the next layer from right to left. On the final layer, spread the winding evenly across entire bobbin. Finish this winding on pin(s) 1.
Core Preparation	Grind E core to get the desired inductance. Wrap bottom of one E core with 2 layers of tape to secure the core
Varnish	Dip the transformer to the varnish [4] then dry.

8 트랜스포머 디자인 스프레드시트

ACDC_TinySwitch-4_121812; Rev.1.1; Copyright Power Integrations 2012	INPUT	INFO	OUTPUT	UNIT	ACDC_TinySwitch-4_121812_Rev1-1.xls; TinySwitch-4 Continuous/Discontinuous Flyback Transformer Design Spreadsheet
ENTER APPLICATION VARIABLES					
VACMIN	150		150	Volts	Minimum AC Input Voltage
VACMAX	265		265	Volts	Maximum AC Input Voltage
fL			50	Hertz	AC Mains Frequency
VO	24.00		24.00	Volts	Output Voltage (at continuous power)
IO	0.50		0.50	Amps	Power Supply Output Current (corresponding to peak power)
Power			12	Watts	Continuous Output Power
n	0.85		0.85		Efficiency Estimate at output terminals. Under 0.7 if no better data available
Z			0.50		Z Factor. Ratio of secondary side losses to the total losses in the power supply. Use 0.5 if no better data available
tC			3.00	mSeconds	Bridge Rectifier Conduction Time Estimate
CIN	30.00		30	uFarads	Input Capacitance
ENTER TinySwitch-4 VARIABLES					
TinySwitch-4	TNY286P		TNY286P		User-defined TinySwitch-4
Chose Configuration	INC		Increased Current Limit		Enter "RED" for reduced current limit (sealed adapters), "STD" for standard current limit or "INC" for increased current limit (peak or higher power applications)
ILIMITMIN			0.419	Amps	Minimum Current Limit
ILIMITTYP			0.450	Amps	Typical Current Limit
ILIMITMAX			0.499	Amps	Maximum Current Limit
fSmin			124000	Hertz	Minimum Device Switching Frequency
I ² fmin			24.057	A ² kHz	I ² f (product of current limit squared and frequency is trimmed for tighter tolerance)
VOR	100.00		100	Volts	Reflected Output Voltage (VOR < 135 V Recommended)
VDS			10	Volts	TinySwitch-4 on-state Drain to Source Voltage
VD			0.7	Volts	Output Winding Diode Forward Voltage Drop
KP			0.97		Ripple to Peak Current Ratio (KP < 6)
KP_TRANSIENT			0.73		Transient Ripple to Peak Current Ratio. Ensure KP_TRANSIENT > 0.25
ENTER BIAS WINDING VARIABLES					
VB	20.00		20.00	Volts	Bias Winding Voltage
VDB			0.70	Volts	Bias Winding Diode Forward Voltage Drop
NB			18.62		Bias Winding Number of Turns
VZOV			26.00	Volts	Over Voltage Protection zener diode voltage.
UVLO VARIABLES					
V_UV_TARGET			215.59	Volts	Target DC under-voltage threshold, above which the power supply with start
V_UV_ACTUAL			207.20	Volts	Typical DC start-up voltage based on standard value of RUV_ACTUAL
RUV_IDEAL			8.54	Mohms	Calculated value for UV Lockout resistor
RUV_ACTUAL			8.20	Mohms	Closest standard value of resistor to RUV_IDEAL
ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES					
Core Type	EE19		EE19		Enter Transformer Core
Core		EE19		P/N:	PC40EE19-Z
Custom core				P/N:	EE19_BOBBIN
AE			0.23	cm ²	Core Effective Cross Sectional Area
LE			3.94	cm	Core Effective Path Length

AL			1250	nH/T ²	Ungapped Core Effective Inductance
BW			9	mm	Bobbin Physical Winding Width
M			0	mm	Safety Margin Width (Half the Primary to Secondary Creepage Distance)
L			3		Number of Primary Layers
NS	23		23		Number of Secondary Turns
DC INPUT VOLTAGE PARAMETERS					
VMIN			196	Volts	Minimum DC Input Voltage
VMAX			375	Volts	Maximum DC Input Voltage
CURRENT WAVEFORM SHAPE PARAMETERS					
DMAX			0.34		Duty Ratio at full load, minimum primary inductance and minimum input voltage
I _{AVG}			0.08	Amps	Average Primary Current
I _P			0.42	Amps	Minimum Peak Primary Current
I _R			0.42	Amps	Primary Ripple Current
I _{RMS}			0.17	Amps	Primary RMS Current
TRANSFORMER PRIMARY DESIGN PARAMETERS					
LP			1184	uHenries	Typical Primary Inductance. +/- 10% to ensure a minimum primary inductance of 1065 uH
LP_TOLERANCE			10	%	Primary inductance tolerance
NP			93		Primary Winding Number of Turns
ALG			136	nH/T ²	Gapped Core Effective Inductance
BM			2758	Gauss	Maximum Operating Flux Density, BM<3100 is recommended
BAC			1379	Gauss	AC Flux Density for Core Loss Curves (0.5 X Peak to Peak)
ur			1704		Relative Permeability of Ungapped Core
LG			0.19	mm	Gap Length (Lg > 0.1 mm)
BWE			27	mm	Effective Bobbin Width
OD			0.29	mm	Maximum Primary Wire Diameter including insulation
INS			0.05	mm	Estimated Total Insulation Thickness (= 2 * film thickness)
DIA			0.24	mm	Bare conductor diameter
AWG			31	AWG	Primary Wire Gauge (Rounded to next smaller standard AWG value)
CM			81	Cmils	Bare conductor effective area in circular mils
CMA			477	Cmils/Amp	Primary Winding Current Capacity (200 < CMA < 500)
TRANSFORMER SECONDARY DESIGN PARAMETERS					
Lumped parameters					
ISP			1.70	Amps	Peak Secondary Current
ISRMS			0.96	Amps	Secondary RMS Current
IRIPPLE			0.82	Amps	Output Capacitor RMS Ripple Current
CMS			191	Cmils	Secondary Bare Conductor minimum circular mils
AWGS			27	AWG	Secondary Wire Gauge (Rounded up to next larger standard AWG value)
VOLTAGE STRESS PARAMETERS					
VDRAIN			605	Volts	Maximum Drain Voltage Estimate (Assumes 20% zener clamp tolerance and an additional 10% temperature tolerance)
PIVS			117	Volts	Output Rectifier Maximum Peak Inverse Voltage
TRANSFORMER SECONDARY DESIGN PARAMETERS (MULTIPLE OUTPUTS)					
1st output					
VO1			24	Volts	Main Output Voltage (if unused, defaults to single output design)
IO1			0.500	Amps	Output DC Current
PO1			12.00	Watts	Output Power
VD1			0.7	Volts	Output Diode Forward Voltage Drop



NS1			23.00		Output Winding Number of Turns
ISRMS1			0.957	Amps	Output Winding RMS Current
IRIPPLE1			0.82	Amps	Output Capacitor RMS Ripple Current
PIVS1			117	Volts	Output Rectifier Maximum Peak Inverse Voltage
Recommended Diodes			1N5817, SB120		Recommended Diodes for this output
CMS1			191	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS1			27	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS1			0.36	mm	Minimum Bare Conductor Diameter
ODS1			0.39	mm	Maximum Outside Diameter for Triple Insulated Wire
2nd output					
VO2				Volts	Output Voltage
IO2				Amps	Output DC Current
PO2			0.00	Watts	Output Power
VD2			0.7	Volts	Output Diode Forward Voltage Drop
NS2			0.65		Output Winding Number of Turns
ISRMS2			0.000	Amps	Output Winding RMS Current
IRIPPLE2			0.00	Amps	Output Capacitor RMS Ripple Current
PIVS2			3	Volts	Output Rectifier Maximum Peak Inverse Voltage
Recommended Diode					Recommended Diodes for this output
CMS2			0	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS2			N/A	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS2			N/A	mm	Minimum Bare Conductor Diameter
ODS2			N/A	mm	Maximum Outside Diameter for Triple Insulated Wire
3rd output					
VO3				Volts	Output Voltage
IO3				Amps	Output DC Current
PO3			0.00	Watts	Output Power
VD3			0.7	Volts	Output Diode Forward Voltage Drop
NS3			0.65		Output Winding Number of Turns
ISRMS3			0.000	Amps	Output Winding RMS Current
IRIPPLE3			0.00	Amps	Output Capacitor RMS Ripple Current
PIVS3			3	Volts	Output Rectifier Maximum Peak Inverse Voltage
Recommended Diode					Recommended Diodes for this output
CMS3			0	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS3			N/A	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS3			N/A	mm	Minimum Bare Conductor Diameter
ODS3			N/A	mm	Maximum Outside Diameter for Triple Insulated Wire
Total power			12	Watts	Total Output Power
Negative Output	N/A		N/A		If negative output exists enter Output number; eg: If VO2 is negative output, enter 2

9 성능 데이터

All measurements performed at room temperature unless specified.

9.1 효율

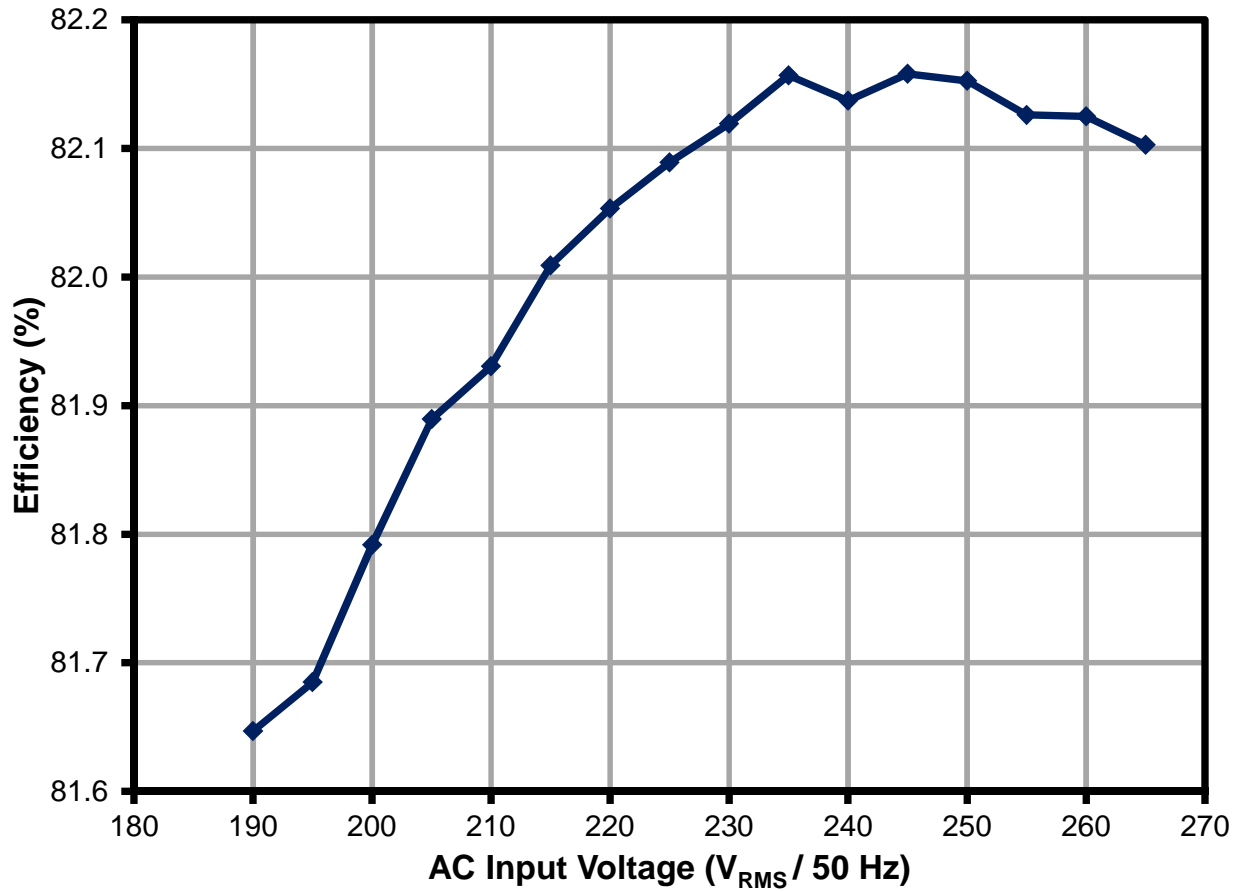


Figure 9 – Efficiency vs. Input Voltage, Room Temperature, 60 Hz.

Input		Input Measurement				Load Measurement			
VAC (V _{RMS})	Freq (Hz)	V _{IN} (V _{RMS})	I _{IN} (A _{RMS})	P _{IN} (W)	PF	V _{OUT} (V _{DC})	I _{OUT} (A _{DC})	P _{OUT} (W)	Efficiency (%)
180	50	179.94	0.10	14.98	0.83	24.48	0.50	12.21	81.52
185	50	184.91	0.10	14.97	0.83	24.48	0.50	12.21	81.57
190	50	189.97	0.10	14.95	0.82	24.48	0.50	12.21	81.65
195	50	194.95	0.09	14.94	0.82	24.47	0.50	12.2	81.68
200	50	199.91	0.09	14.93	0.81	24.48	0.50	12.21	81.79
205	50	204.97	0.09	14.91	0.81	24.48	0.50	12.21	81.89
210	50	209.94	0.09	14.90	0.80	24.47	0.50	12.21	81.93
215	50	214.92	0.09	14.89	0.80	24.48	0.50	12.21	82.01
220	50	219.97	0.09	14.88	0.79	24.48	0.50	12.21	82.05
225	50	224.94	0.08	14.87	0.79	24.47	0.50	12.21	82.09
230	50	229.92	0.08	14.87	0.78	24.48	0.50	12.21	82.12
235	50	234.97	0.08	14.86	0.78	24.48	0.50	12.21	82.16
240	50	239.95	0.08	14.86	0.77	24.48	0.50	12.21	82.14
245	50	244.92	0.08	14.86	0.77	24.48	0.50	12.21	82.16
250	50	249.98	0.08	14.86	0.76	24.48	0.50	12.21	82.15
255	50	254.95	0.08	14.86	0.76	24.48	0.50	12.21	82.13
260	50	259.93	0.08	14.87	0.75	24.48	0.50	12.21	82.12
265	50	265.00	0.08	14.87	0.75	24.48	0.50	12.21	82.10
270	50	269.97	0.07	14.88	0.74	24.48	0.50	12.21	82.07
275	50	274.94	0.07	14.88	0.74	24.47	0.50	12.21	82.02

Table 1 – Data for Figure 9.

9.2 액티브 모드 효율

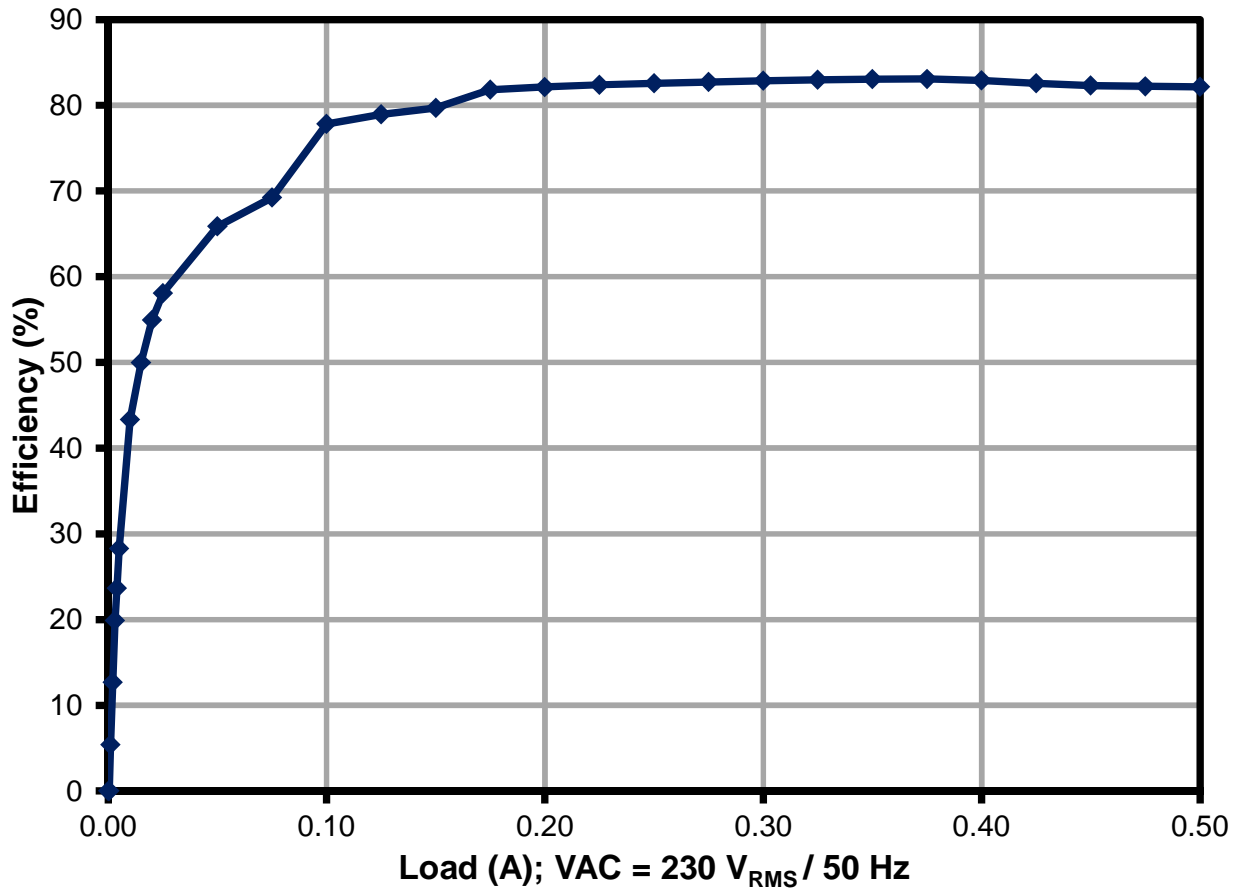


Figure 10 – Load efficiency at 230 V_{RMS}/ 60 Hz line, Room Temperature, 60 Hz.

Load Setting		Input Measurement				Load Measurement			
Load (%)	Load (A)	V _{IN} (V _{RMS})	I _{IN} (A _{RMS})	P _{IN} (W)	PF	V _{OUT} (V _{DC})	I _{OUT} (A _{DC})	P _{OUT} (W)	Efficiency (%)
100	0.50	229.93	0.08	14.87	0.78	24.48	0.50	12.21	82.14
95	0.48	229.93	0.08	14.11	0.78	24.48	0.47	11.60	82.21
90	0.45	229.93	0.08	13.35	0.77	24.48	0.45	10.99	82.31
85	0.43	229.93	0.07	12.57	0.76	24.48	0.42	10.37	82.55
80	0.40	229.94	0.07	11.77	0.75	24.48	0.40	9.76	82.91
75	0.38	229.94	0.06	11.02	0.74	24.48	0.37	9.15	83.06
70	0.35	229.94	0.06	10.29	0.73	24.48	0.35	8.54	83.02
65	0.33	229.94	0.06	9.56	0.72	24.48	0.32	7.93	82.95
60	0.30	229.94	0.05	8.83	0.71	24.48	0.30	7.32	82.86
55	0.28	229.94	0.05	8.10	0.69	24.48	0.27	6.70	82.70
50	0.25	229.94	0.05	7.38	0.67	24.48	0.25	6.09	82.54
45	0.23	229.94	0.04	6.65	0.65	24.48	0.22	5.48	82.37
40	0.20	229.94	0.04	5.93	0.64	24.48	0.20	4.87	82.12
35	0.18	229.94	0.04	5.20	0.62	24.48	0.17	4.25	81.81
30	0.15	229.94	0.03	4.57	0.61	24.48	0.15	3.64	79.70
25	0.13	229.94	0.03	3.84	0.58	24.48	0.12	3.03	78.94
20	0.10	229.94	0.03	3.11	0.53	24.48	0.10	2.42	77.81
15	0.08	229.95	0.02	2.61	0.48	24.48	0.07	1.80	69.21
10	0.05	229.95	0.02	1.81	0.44	24.48	0.05	1.19	65.86
5	0.03	229.95	0.01	1.00	0.34	24.48	0.02	0.58	58.09
4	0.02	229.95	0.01	0.83	0.31	24.48	0.02	0.46	54.93
3	0.02	229.95	0.01	0.66	0.26	24.48	0.01	0.33	49.99
2	0.01	229.95	0.01	0.49	0.21	24.48	0.01	0.211	43.32
1	0.01	229.95	0.01	0.30	0.14	24.48	0.00	0.09	28.28
0.80	0.004	229.95	0.01	0.26	0.13	24.48	0.00	0.06	23.66
0.60	0.003	229.95	0.01	0.23	0.11	24.48	0.00	0.05	19.88
0.40	0.002	229.95	0.01	0.20	0.10	24.48	0.00	0.03	12.67
0.20	0.001	229.95	0.01	0.17	0.08	24.48	0.00	0.01	5.41
0.10	0.0005	229.95	0.01	0.15	0.08	24.48	0.00	0.00	0.00
0.00	0	229.95	0.01	0.08	0.04	24.48	0.00	0.00	0.00
Average Efficiency								81.67	

Table 2 – Data for Figure 10.

The external power supply requirements below all require meeting active mode efficiency and no-load input power limits. Minimum active mode efficiency is defined as the average efficiency of 25, 50, 75 and 100% of output current (based on the nameplate output current rating).

For adapters that are single input voltage only then the measurement is made at the rated single nominal input voltage (115 VAC or 230 VAC), for universal input adapters the measurement is made at both nominal input voltages (115 VAC and 230 VAC).

To meet the standard the measured average efficiency (or efficiencies for universal input supplies) must be greater than or equal to the efficiency specified by the standard.

The test method can be found here:

http://www.energystar.gov/ia/partners/prod_development/downloads/power_supplies/EP_SupplyEffic_TestMethod_0804.pdf

For the latest up to date information please visit the PI Green Room:

<http://www.powerint.com/greenroom/regulations.htm>

9.2.1 2007 미국 에너지 독립 및 안보법

This legislation mandates all single output single output adapters, including those provided with products, manufactured on or after July 1st, 2008 must meet minimum active mode efficiency and no load input power limits.

Active Mode Efficiency Standard Models

Nameplate Output (P_O)	Minimum Efficiency in Active Mode of Operation
< 1 W	$0.5 \times P_O$
≥ 1 W to ≤ 51 W	$0.09 \times \ln(P_O) + 0.5$
> 51 W	0.85

ln = natural logarithm

No-load Energy Consumption

Nameplate Output (P_O)	Maximum Power for No-load AC-DC EPS
All	≤ 0.5 W

This requirement supersedes the legislation from individual US States (for example CEC in California).

9.2.2 ENERGY STAR EPS 버전 2.0

This specification takes effect on November 1st, 2008.

Active Mode Efficiency Standard Models

Nameplate Output (P_O)	Minimum Efficiency in Active Mode of Operation
≤ 1 W	$0.48 \times P_O + 0.14$
> 1 W to ≤ 49 W	$0.0626 \times \ln(P_O) + 0.622$
> 49 W	0.87

ln = natural logarithm

Active Mode Efficiency Low Voltage Models ($V_O < 6$ V and $I_O \geq 550$ mA)

Nameplate Output (P_O)	Minimum Efficiency in Active Mode of Operation
≤ 1 W	$0.497 \times P_O + 0.067$
> 1 W to ≤ 49 W	$0.075 \times \ln(P_O) + 0.561$
> 49 W	0.86

ln = natural logarithm

No-load Energy Consumption (both models)

Nameplate Output (P_O)	Maximum Power for No-load AC-DC EPS
0 to < 50 W	≤ 0.3 W
≥ 50 W to ≤ 250 W	≤ 0.5 W



9.3 무부하 시의 입력 전력

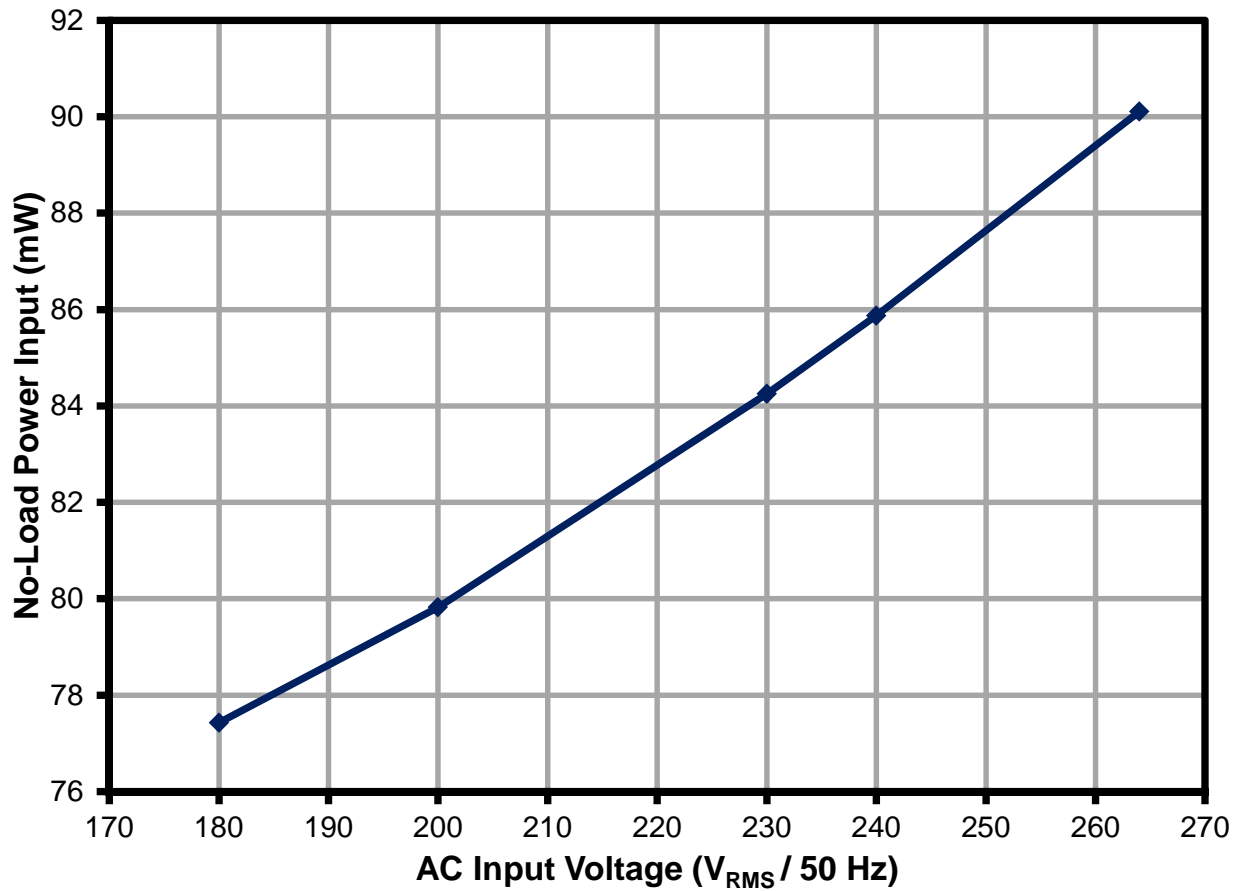


Figure 11- Zero Load Input Power vs. Input Line Voltage, Room Temperature, 50 Hz.

Input		Input Measurement (Integration)				
VAC (V _{RMS})	Freq (Hz)	P _{IN} (mW)	I _{IN} (mA _{RMS})	V _{OUT} (V _{DC})	Limit (mW)	Remarks
180	50	77.43	7.44	24.48	100	Pass
200	50	79.82	7.85	24.48	100	Pass
230	50	84.25	8.53	24.48	100	Pass
240	50	85.87	8.77	24.48	100	Pass
265	50	90.11	9.35	24.48	100	Pass

Table 3 – Data for Figure 10.

9.4 사용 가능한 대기 출력 전력

The chart below shows the available output power vs line voltage for an input power of 1 W, 2 W and 3 W.

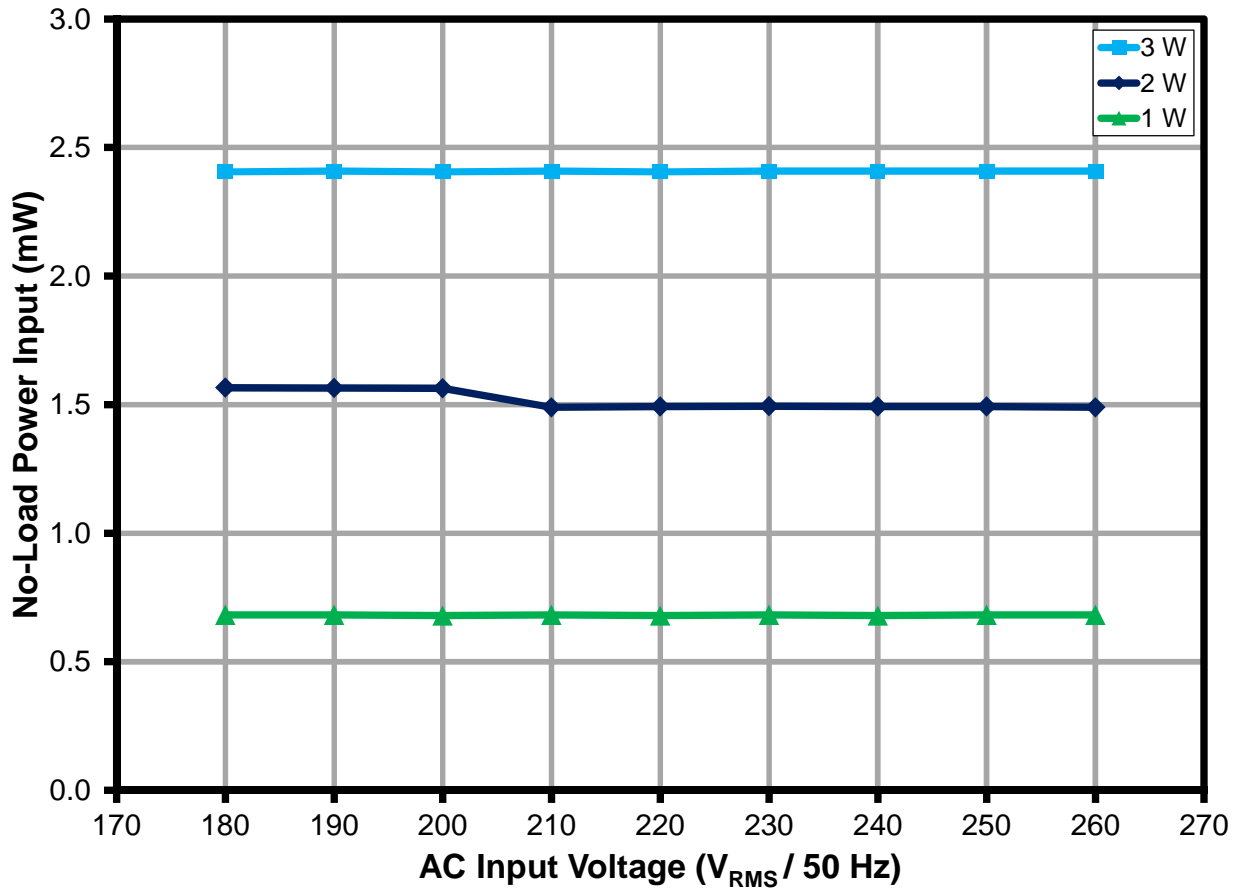


Figure 12 – Available Standby Power vs. Line.

9.5 레귤레이션

9.5.1 부하

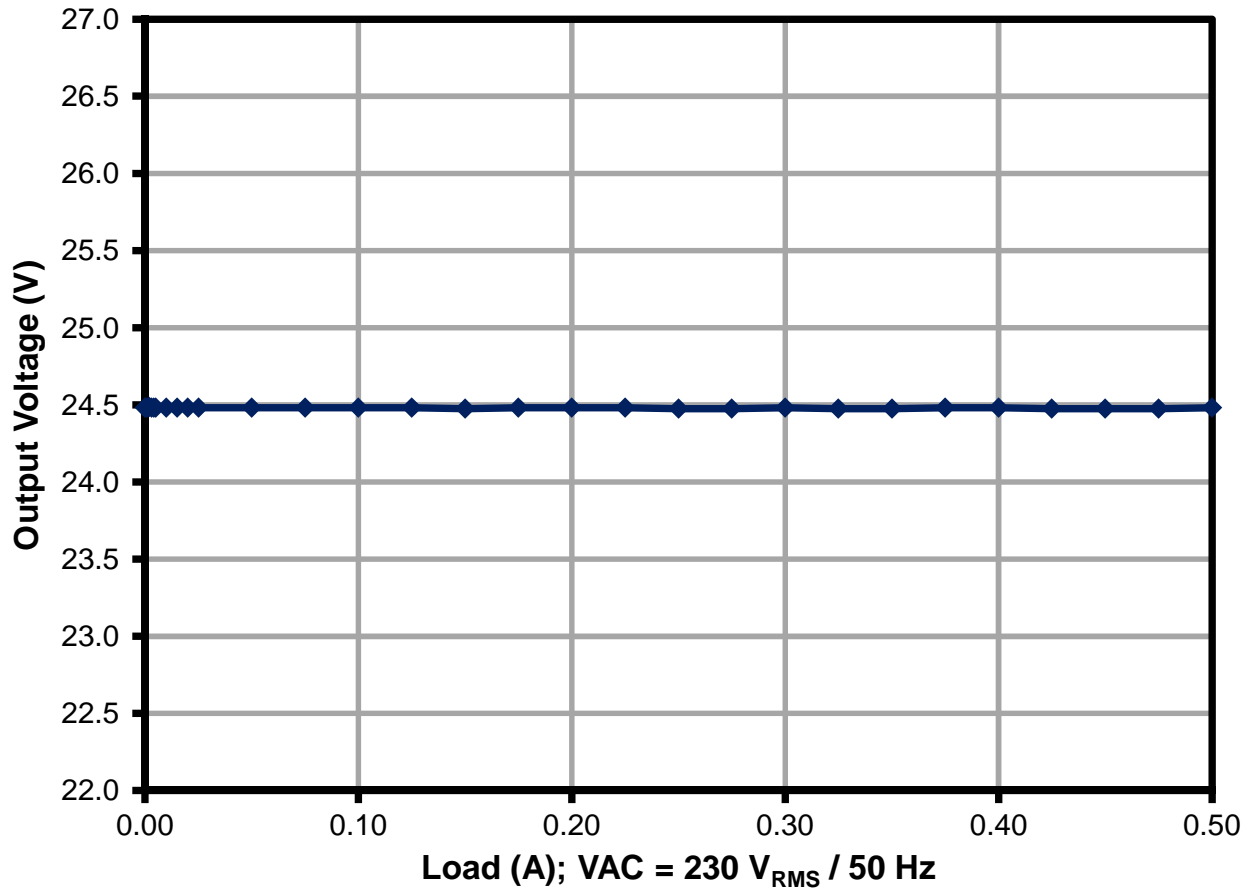


Figure 13 – Load Regulation, Room Temperature.



9.5.2 라인

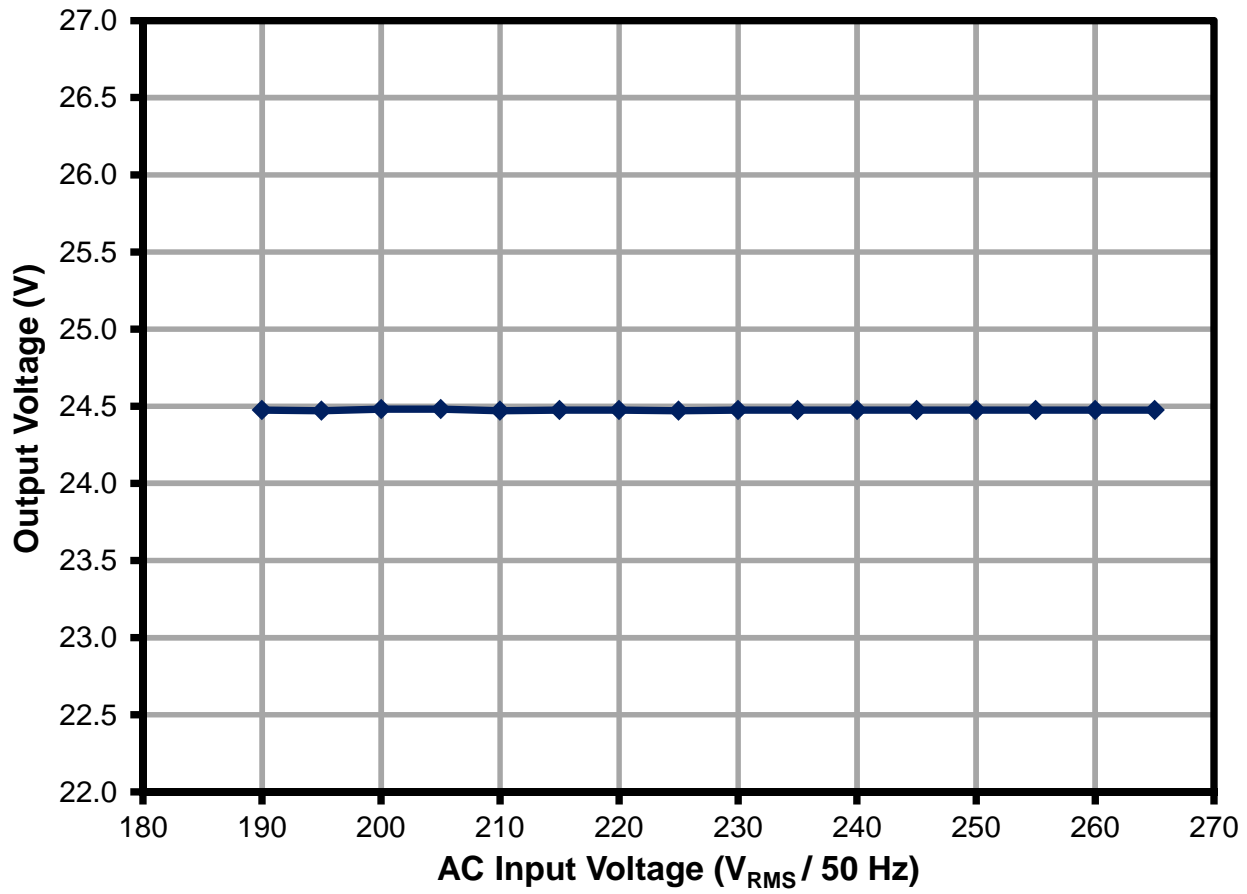


Figure 14 – Line Regulation, Room Temperature, Full Load.

9.5.3 PF(역률)

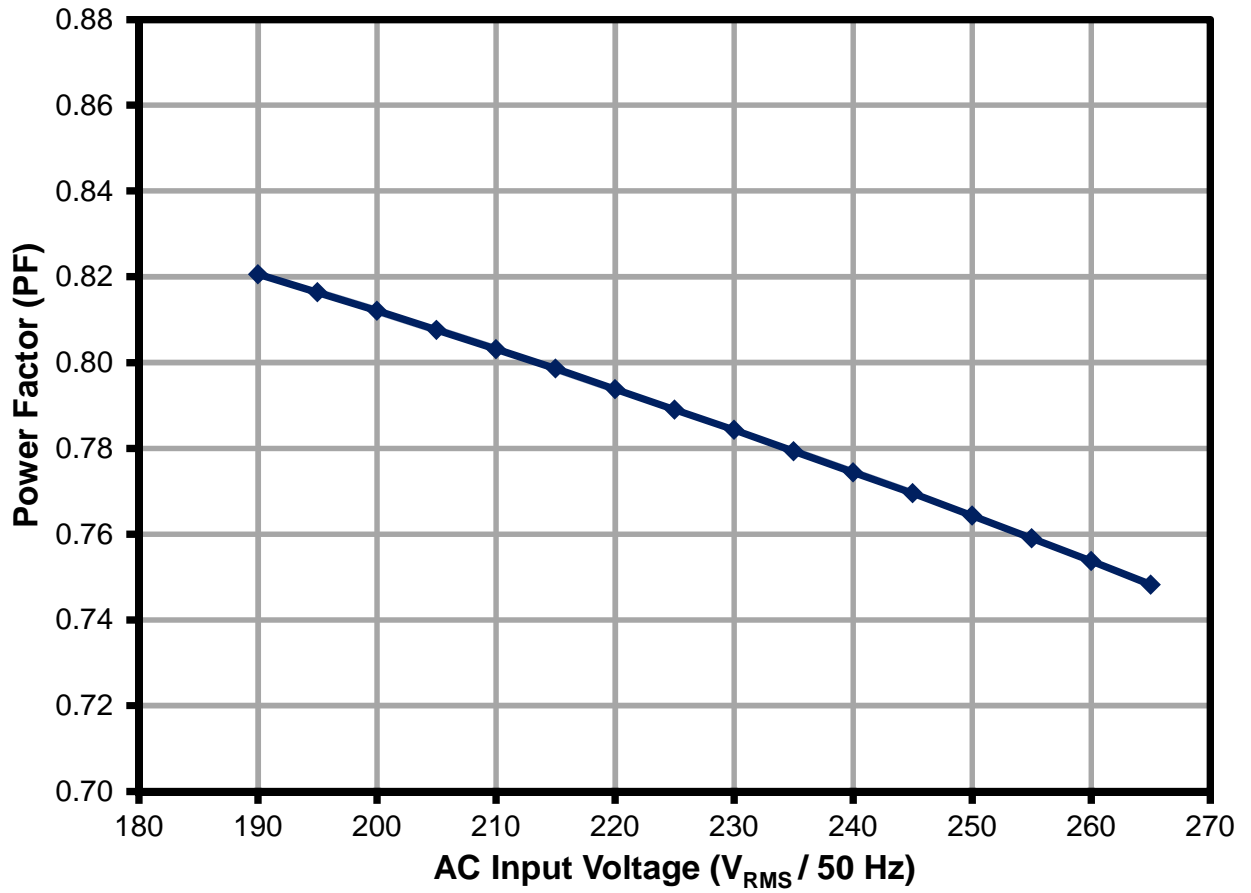


Figure 15 – Power Factor vs. AC Input at full load.



10 써멀 성능

10.1 써멀 이미지

Unit was measured open frame (no enclosure). Temperatures were allowed to stabilize prior to making measurements (>30 mins)

10.1.1 부품 온도(190VAC, 50Hz, 25°C)

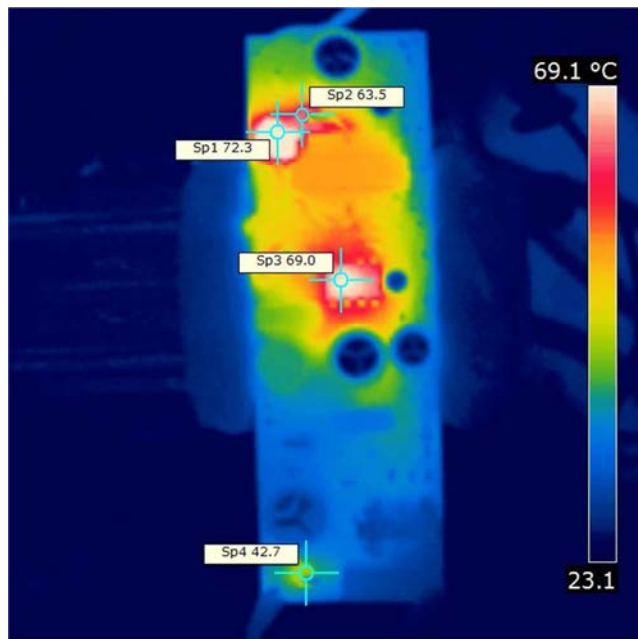


Figure 16 – SP1 – Snubber Output Resistor (R3).
 SP2 – Output Diode (D4).
 SP3 – TNY286PG (U1).
 SP4 – Fusible Resistor (F1).

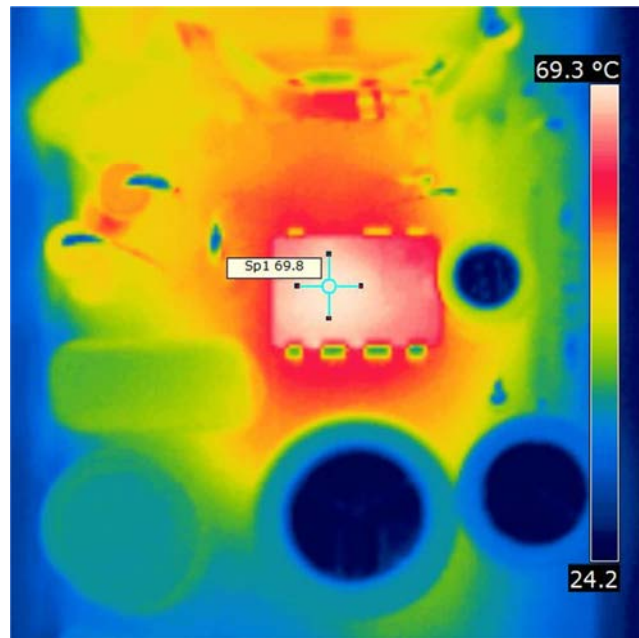


Figure 17 – SP1 – TNY286PG (U1).

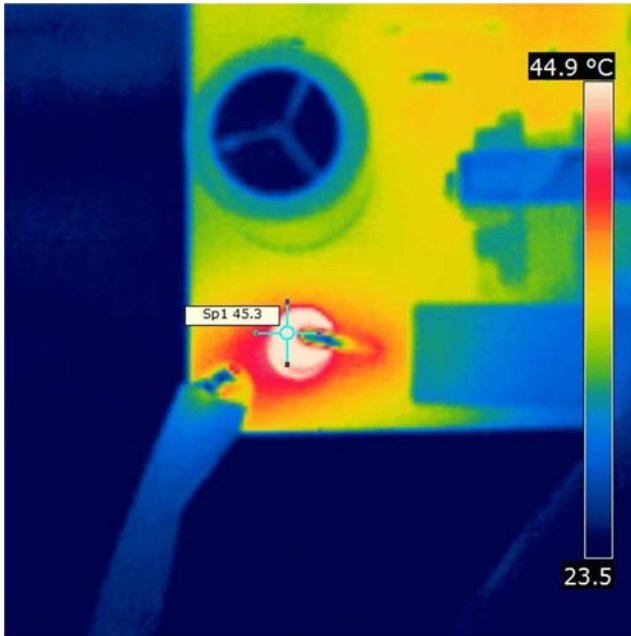


Figure 18 – SP1 – Fusible Resistor (F1).

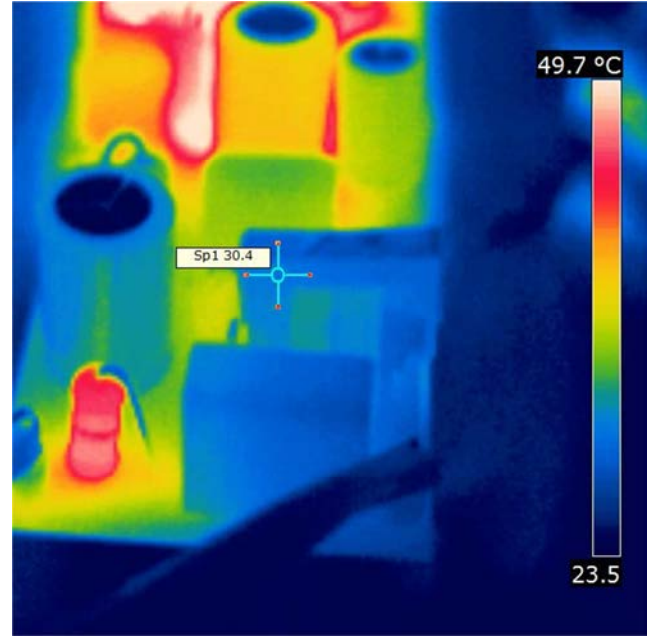


Figure 19 – SP1 – Common Mode Choke (L1).

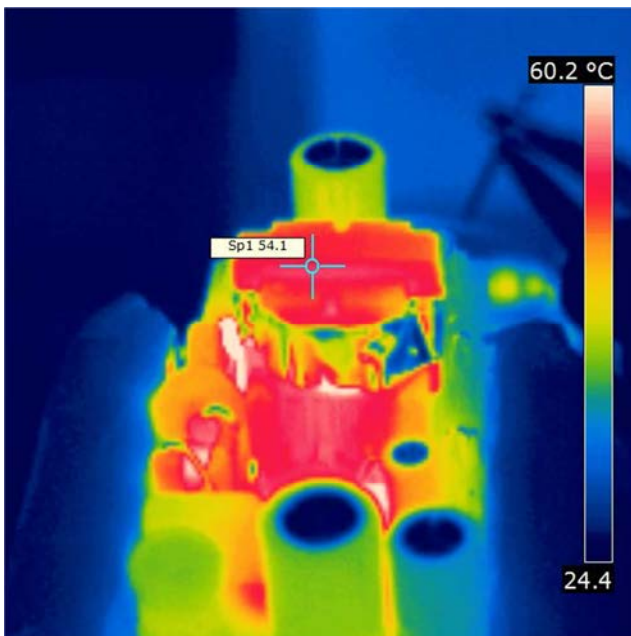


Figure 20 – SP1 – Transformer (T1).

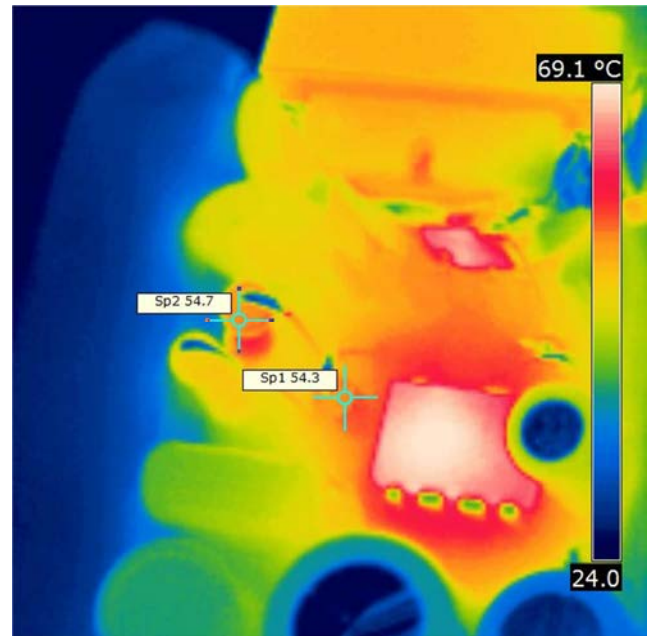


Figure 21 – SP1 – Snubber Diode (D1).
SP2 – Snubber Resistor (VR1).

10.1.2 부품 온도(265VAC, 50Hz, 25°C)

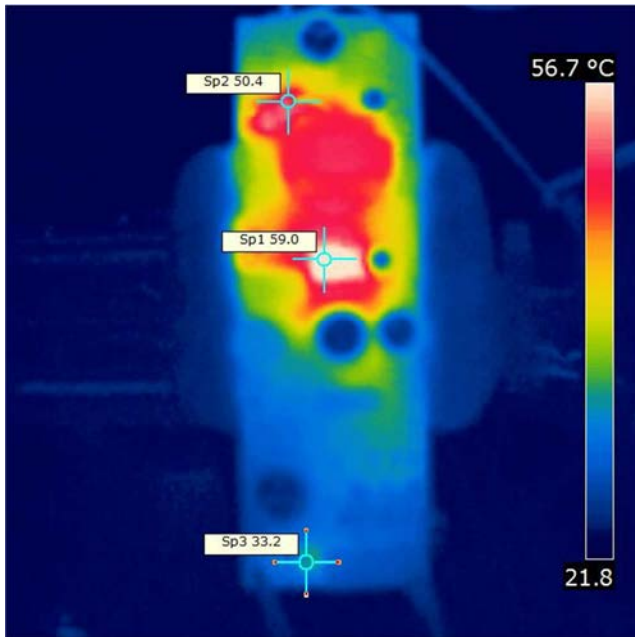


Figure 22 – SP1 – TNY286PG (U1).
SP2 – Output Diode (D4).
SP3 – Fusible Resistor (FR1).

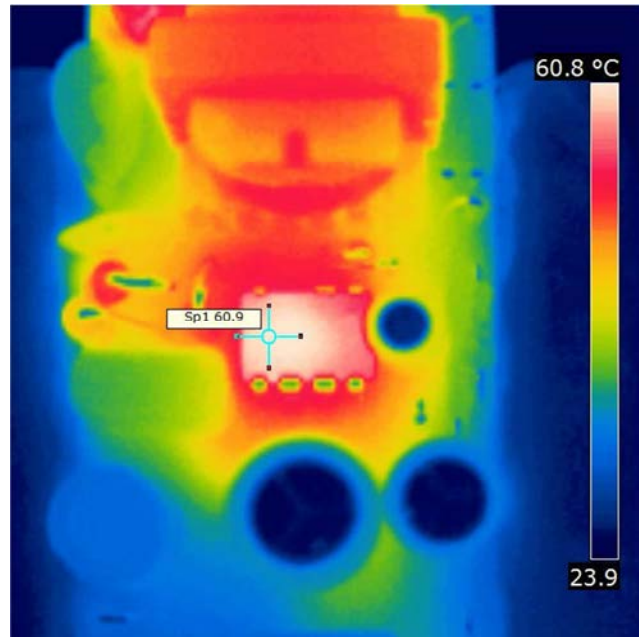


Figure 23 – SP1 – TNY286PG (U1).

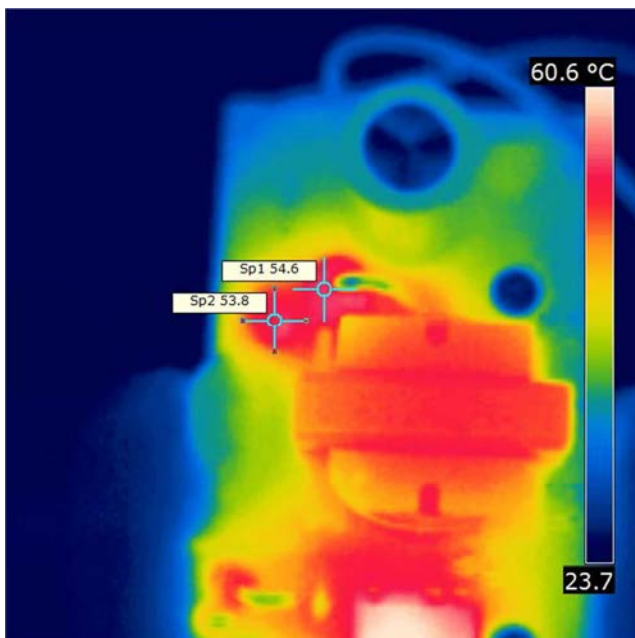


Figure 24 – SP1 – Output Diode (D4).
SP2 – Output Snubber Resistor (R4).



Figure 25 – SP1 – Transformer (T1).

11 파형

11.1 입력 전압 및 전류, 정상 동작



Figure 26 – 190 VAC, Full Load.
 Green: I_{IN} , 0.1 A / div.
 Yellow: V_{DIN} , 100 V, 5 ms / div.



Figure 27 – 220 VAC, Full Load.
 Green: I_{IN} , 0.1 A / div.
 Yellow: V_{DIN} , 100 V, 5 ms / div.

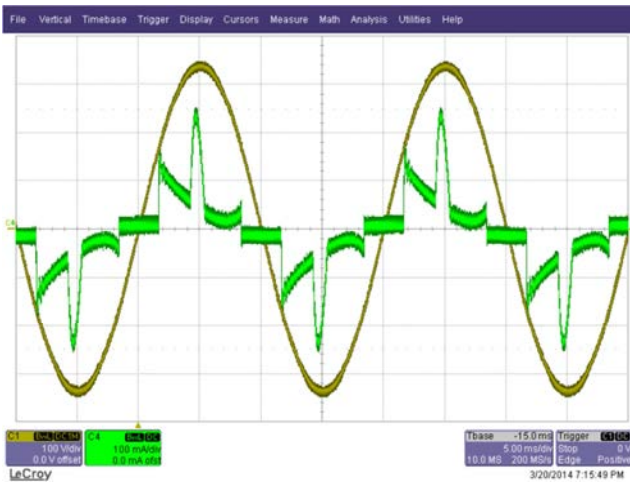


Figure 28 – 240 VAC, Full Load.
 Green: I_{IN} , 0.1 A / div.
 Yellow: V_{DIN} , 100 V, 5 ms / div.

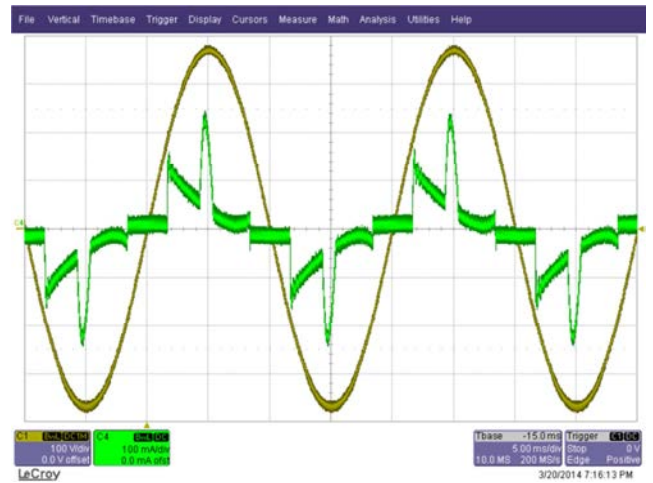


Figure 29 – 265 VAC, Full Load.
 Green: I_{IN} , 0.1 A / div.
 Yellow: V_{DIN} , 100 V, 5 ms / div.

11.2 드레인 전압 및 전류, 정상 동작



Figure 30 – 190 VAC, Full Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V, 1 ms / div.



Figure 31 – 190 VAC, Full Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 1 ms / div.
 Zoom Time Scale: 100 μ s / div.

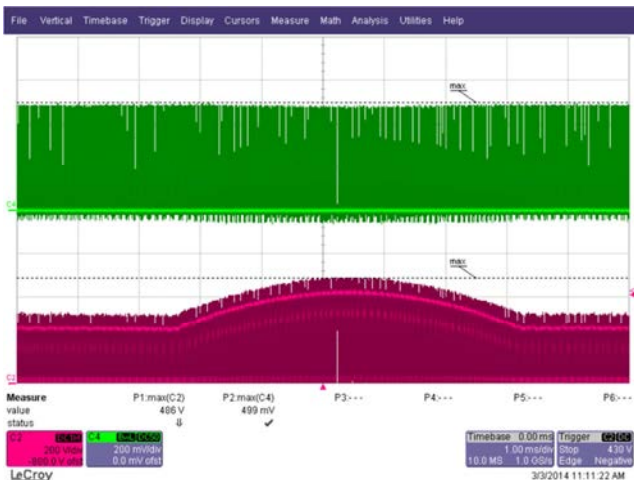


Figure 32 – 230 VAC, Full Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V, 1ms / div.



Figure 33 – 230 VAC, Full Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V /div.
 Time Scale: 1 ms / div.
 Zoom Time Scale: 10 μ s / div.

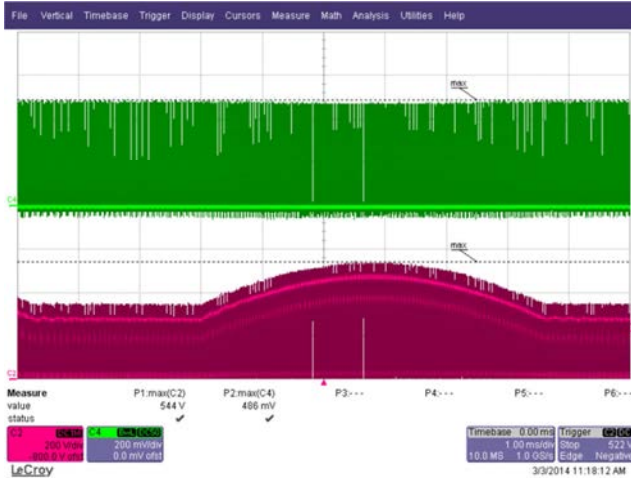


Figure 34 – 265 VAC, Full Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V.
 Time Scale: 1 ms / div.



Figure 35 – 265 VAC, Full Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 1 ms / div.
 Zoom Time Scale: 10 μ s / div.

11.3 드레인 전압 및 전류 스타트업 프로파일

No saturation or any possible cause of failure.



Figure 36 – 190 VAC Input and Maximum Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 1 ms / div.



Figure 37 – 190 VAC Input and Maximum Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 1 ms / div.
 Zoom Time Scale: 2 μ s / div.



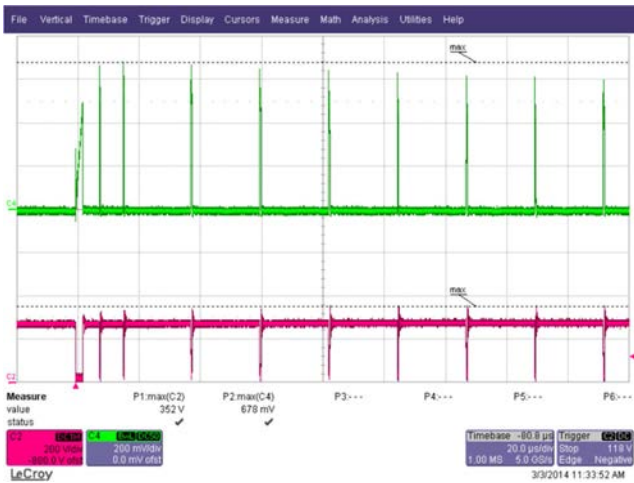


Figure 38 – 190 VAC Input and Maximum Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 1 μ s / div.

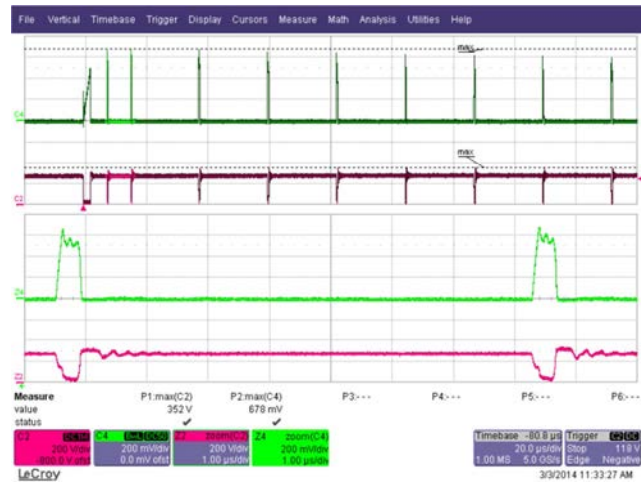


Figure 39 – 190 VAC Input and Maximum Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 20 μ s / div.
 Zoom Time Scale: 1 μ s / div.



Figure 40 – 265 VAC Input and Maximum Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 1 ms / div.

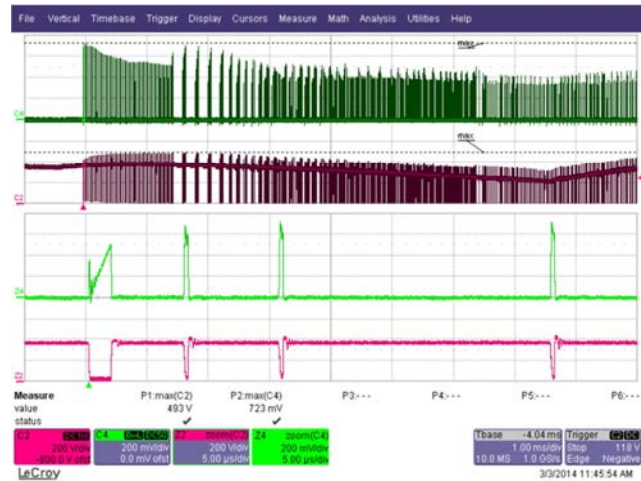


Figure 41 – 265 VAC Input and Maximum Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 1 ms / div.
 Zoom Time Scale: 5 μ s / div.

11.4 드레인 전압 및 전류 스타트업 단락 파형

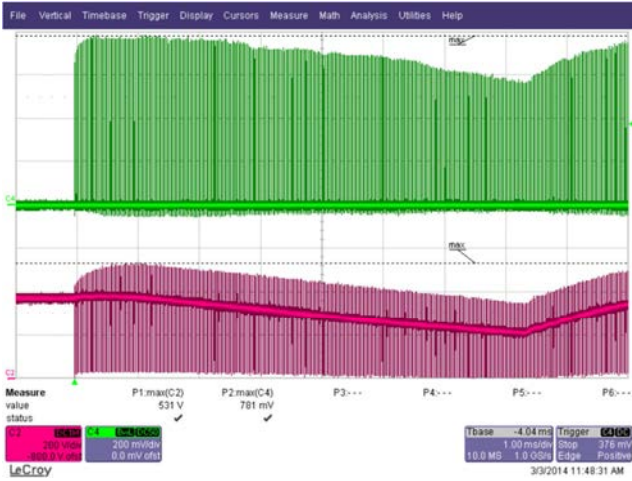


Figure 42 – 265 VAC Input and Shorted Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 1 ms / div.



Figure 43 – 265 VAC Input and Shorted Load.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 1 ms / div.
 Zoom Time Scale: 5 μ s / div.

11.5 드레인 전압 및 전류 정상 실행 단락 파형

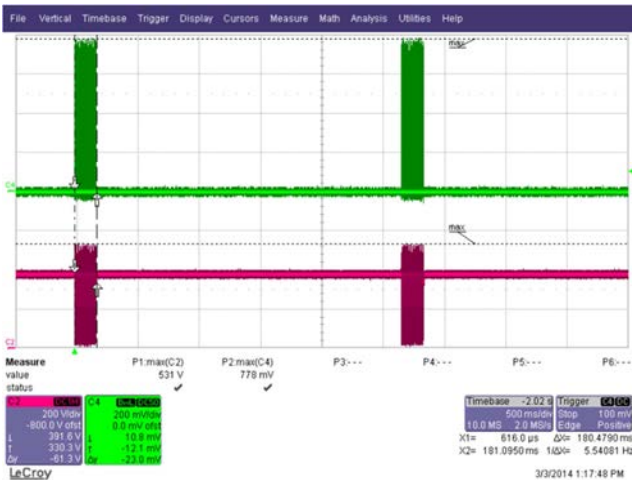


Figure 44 – 265 VAC Input, Full Load then Short.
 180 ms Continuous Switching.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 500 ms / div.

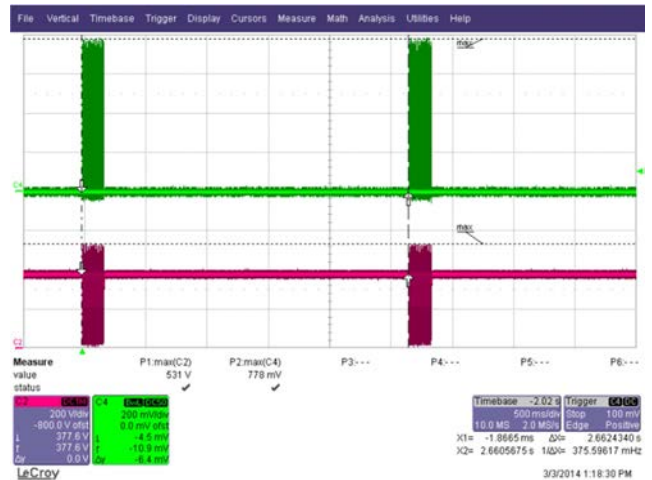


Figure 45 – 265 VAC Input, Full Load then Short.
 2.5 s Off Time before Auto-restart.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 500 ms / div.



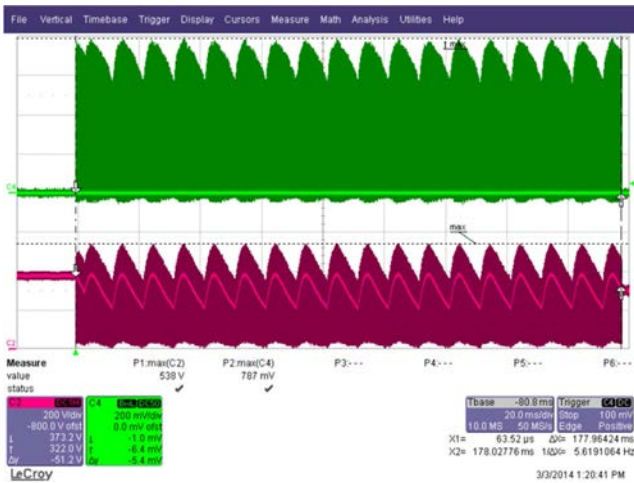


Figure 46 – 265 VAC Input and Full Load then Short.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 20 ms / div.

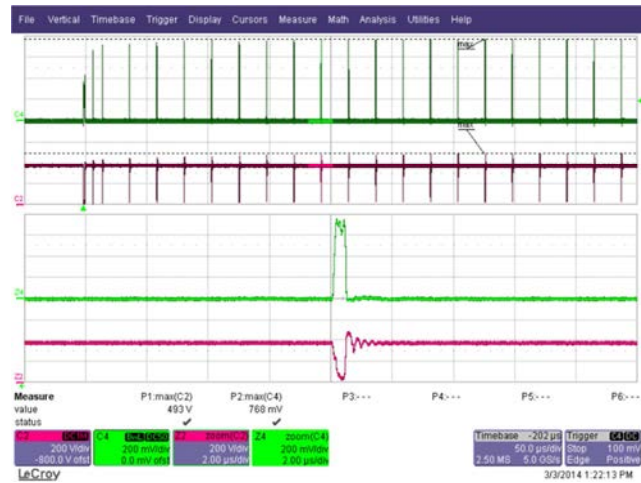


Figure 47 – 265 VAC Input and Full Load then Short.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 50 μ s / div.
 Zoom Time Scale: 2 μ s / div.

11.6 정상 작동 시 출력 다이오드 파형



Figure 48 – 190 VAC Input and Full Load then Short.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{OUT} , 20 V / div.
 Time Scale: 100 μ s / div.



Figure 49 – 265 VAC Input and Full Load then Short.
 Upper: I_{DRAIN} , 0.2 A / div.
 Lower: V_{DRAIN} , 200 V / div.
 Time Scale: 50 μ s / div.
 Zoom Time Scale: 2 μ s / div.

11.7 출력 전압 스타트업 프로파일

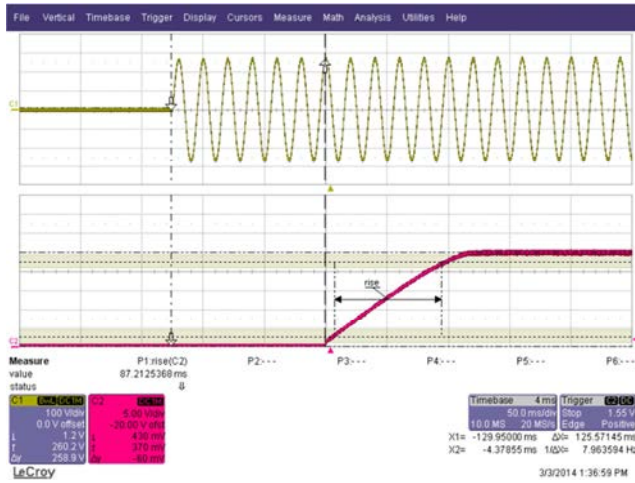


Figure 50 – Start-up Profile, 190 VAC
 Upper: V_{IN} , 100 V / div.
 Lower: V_{OUT} , 5 V / div.
 Time Scale: 50 ms / div.

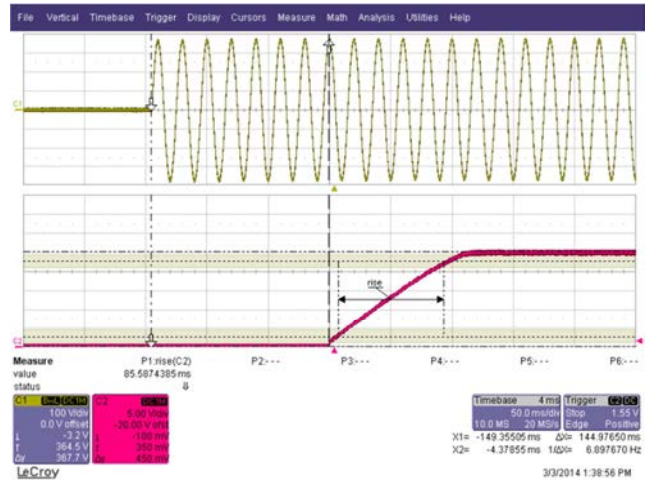


Figure 51 – Start-up Profile, 265 VAC.
 Upper: V_{IN} , 100 V / div.
 Lower: V_{OUT} , 5 V / div.
 Time Scale: 50 ms / div.



11.8 과도 부하 응답(0% - 100% 부하 단계)

In the figures shown below, signal averaging was used to better enable viewing the load transient response. The oscilloscope was triggered using the load current step as a trigger source. Since the output switching and line frequency occur essentially at random with respect to the load transient, contributions to the output ripple from these sources will average out, leaving the contribution only from the load step response.

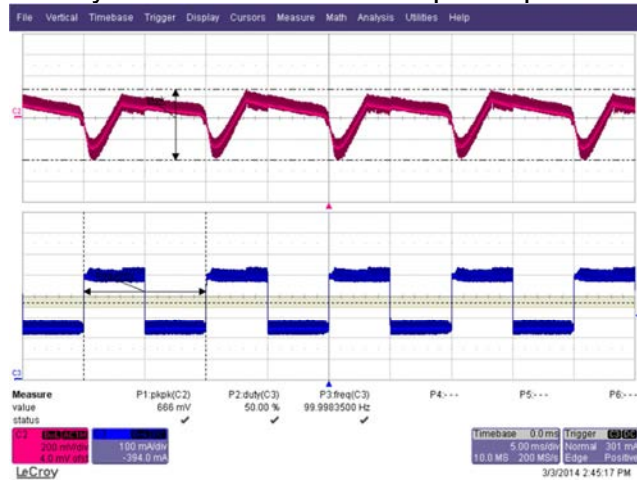
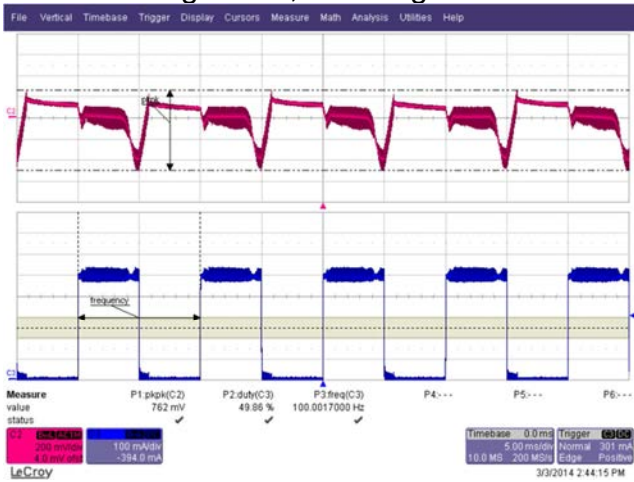


Figure 52 – Transient Response, 230 VAC, 0-100-0% Load Step for Worst Case Condition at 100 Hz.
Upper: V_{OUT} , 200 mV / div.
Lower: I_{OUT} , 100 mA / div.
Time Scale: 5 ms / div.

Figure 53 – Transient Response, 230 VAC, 50-100-50% Load Step for Worst Case Condition at 100 Hz.
Upper: V_{OUT} , 200 mV / div.
Lower: I_{OUT} , 100 mA / div.
Time Scale: 5 ms / div.

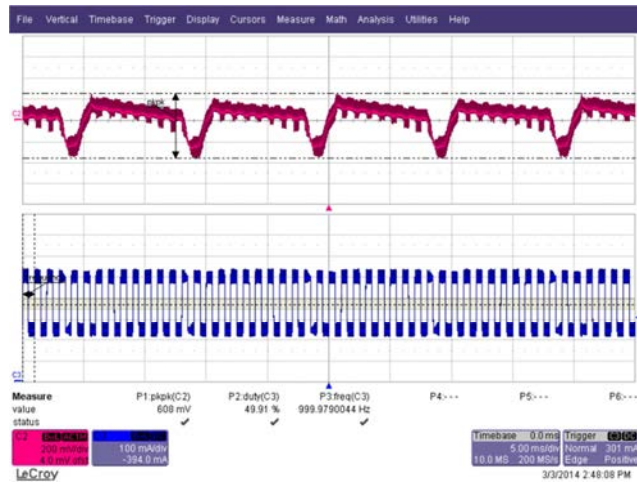
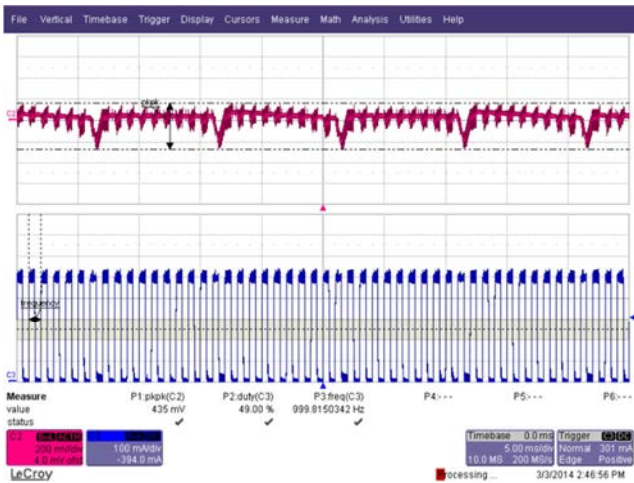


Figure 54 – Transient Response, 230 VAC, 0-100-0% Load Step for Worst Case Condition at 1 kHz.
Upper: V_{OUT} , 200 mV / div.
Lower: I_{OUT} , 100 mA / div.
Time Scale: 5 ms / div.

Figure 55 – Transient Response, 230 VAC, 50-100-50% Load Step for Worst Case Condition at 1 kHz.
Upper: V_{OUT} , 200 mV / div.
Lower: I_{OUT} , 100 mA / div.
Time Scale: 5 ms / div.



11.9 브라운아웃 테스트

No component failure was observed.

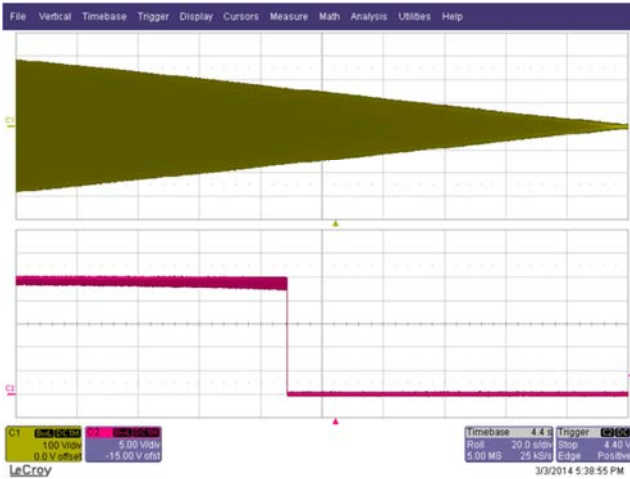


Figure 56 – Brown-out at 0.5 V / div.
 Upper: V_{IN} , 100 V / div.
 Lower: V_{OUT} , 5 V / div.
 Time Scale: 20 s / div.

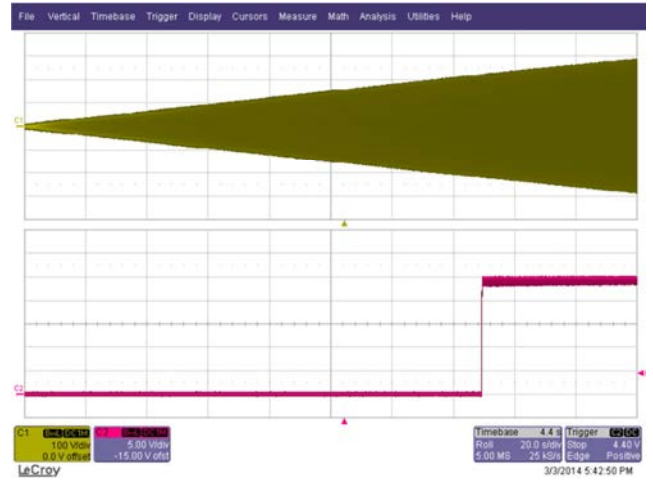


Figure 57 – Brown-in at 0.5 V / div.
 Upper: V_{IN} , 100 V / div.
 Lower: V_{OUT} , 5 V / div.
 Time Scale: 20 s / div.

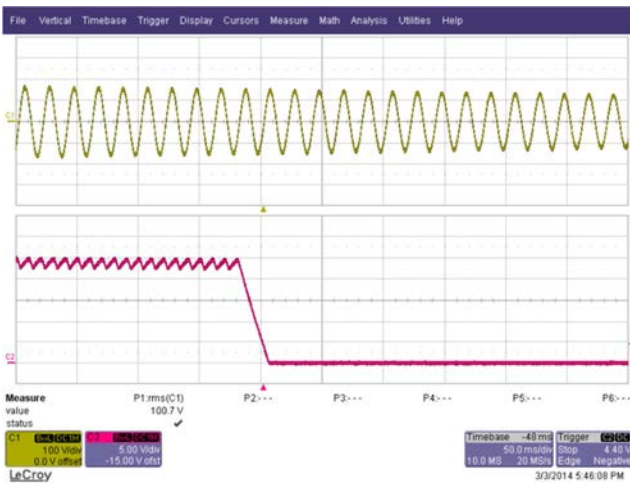


Figure 58 – Brown-out at 0.5 V / div.
 Upper: V_{IN} , 100 V / div.
 Lower: V_{OUT} , 5 V / div.
 Time Scale: 50 ms / div.

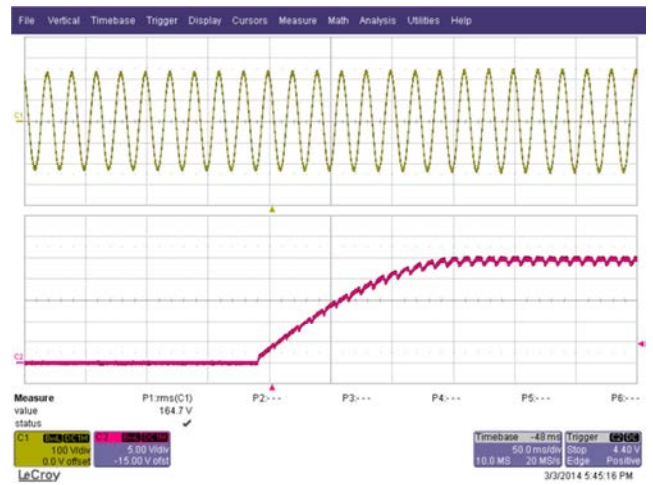


Figure 59 – Brown-in at 0.5 V / div.
 Upper: V_{IN} , 100 V / div.
 Lower: V_{OUT} , 5 V / div.
 Time Scale: 50 ms / div.

11.10 오픈 루프 테스트

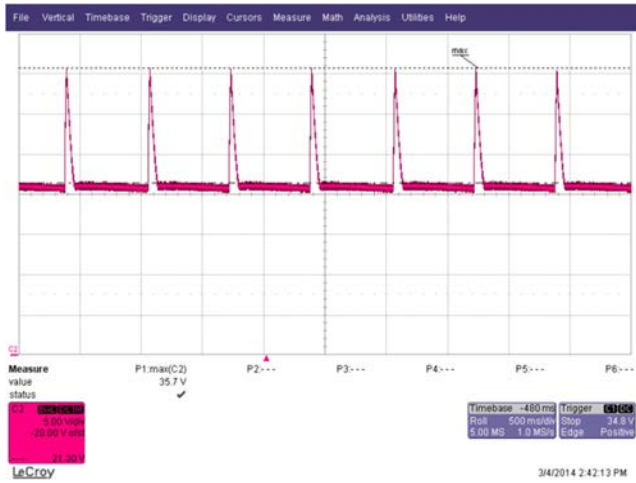


Figure 60 – 190 VAC Open Loop at No-Load.
 V_{OUT} , 5 V / div.
Time Scale: 500 ms / div.

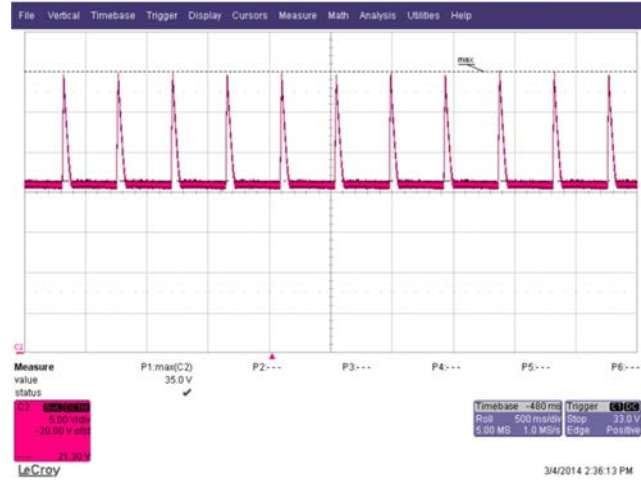


Figure 61 – 265 VAC Open Loop at No-Load.
 V_{OUT} , 5 V / div.
Time Scale: 500 ms / div.

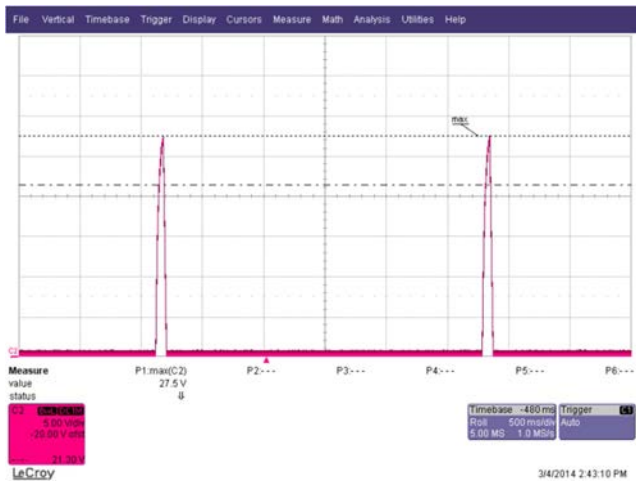


Figure 62 – 190 VAC Open Loop at Full-Load.
 V_{OUT} , 5 V / div.
Time Scale: 500 ms / div.

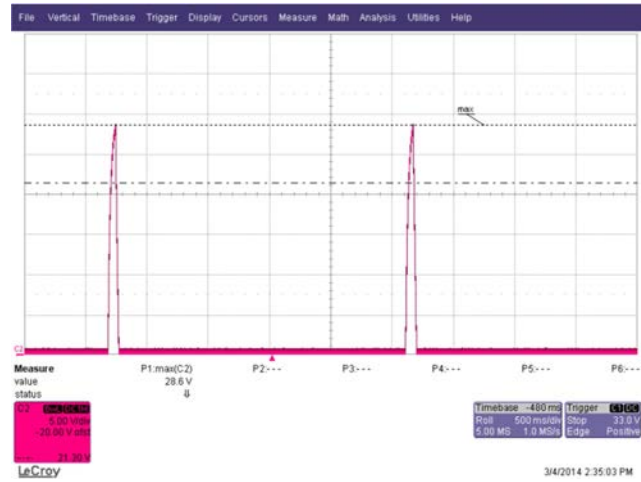


Figure 63 – 265 VAC Open Loop at Full-Load.
 V_{OUT} , 5 V / div.
Time Scale: 500 ms / div.

11.11 출력 리플 측정

11.11.1 리플 측정 기술

For DC output ripple measurements, a modified oscilloscope test probe must be utilized in order to reduce spurious signals due to pick-up. Details of the probe modification are provided in the Figures below.

The 4987BA probe adapter is affixed with two capacitors tied in parallel across the probe tip. The capacitors include one (1) 0.1 $\mu\text{F}/50\text{ V}$ ceramic type and one (1) 1.0 $\mu\text{F}/50\text{ V}$ aluminum electrolytic. The aluminum electrolytic type capacitor is polarized, so proper polarity across DC outputs must be maintained (see below).

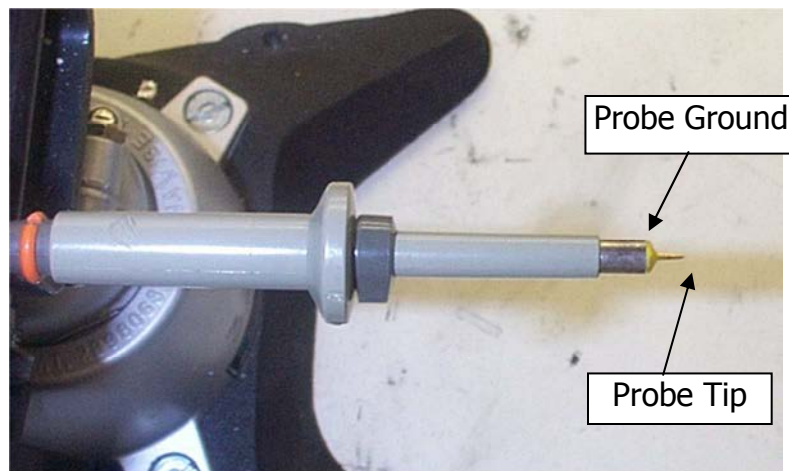


Figure 64 – Oscilloscope Probe Prepared for Ripple Measurement. (End Cap and Ground Lead Removed)



Figure 65 – Oscilloscope Probe with Probe Master (www.probemaster.com) 4987A BNC Adapter. (Modified with wires for ripple measurement, and two parallel decoupling capacitors added)

11.11.2 측정 결과

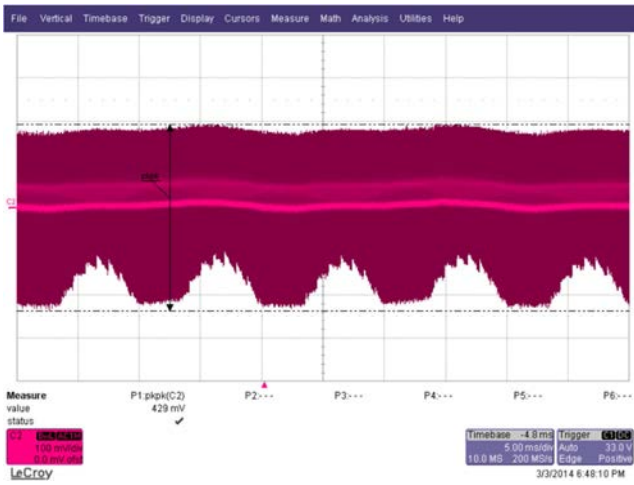


Figure 66 – Ripple, 190 VAC, Full Load.
5 ms, 100 mV / div.

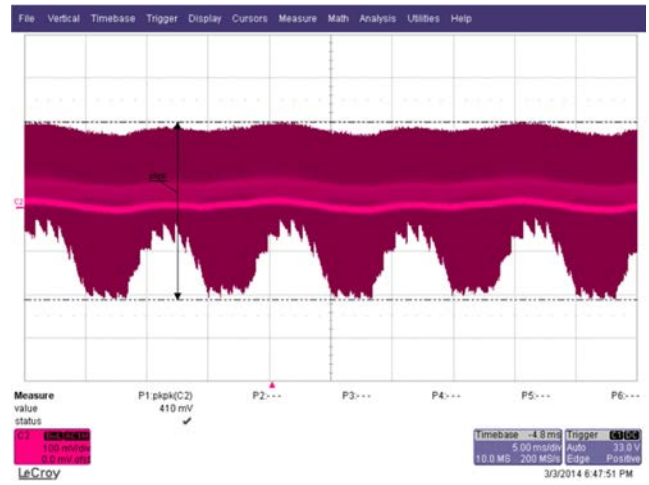


Figure 67 – Ripple, 265 VAC, Full Load.
5 ms, 100 mV / div.

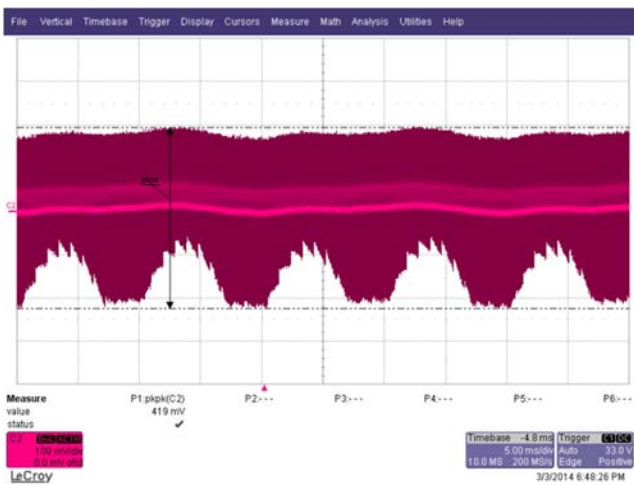


Figure 68 – Ripple, 230 VAC, Full Load.
5 ms, 100 mV / div.

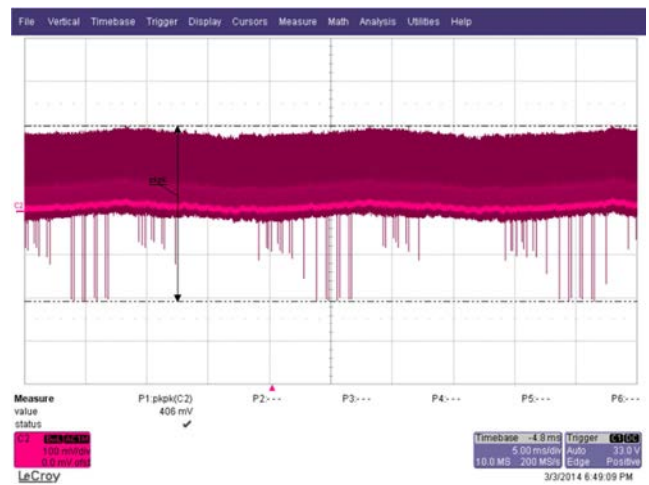


Figure 69 – Ripple, 230 VAC, 1/4 Full Load.
5 ms, 100 mV / div.

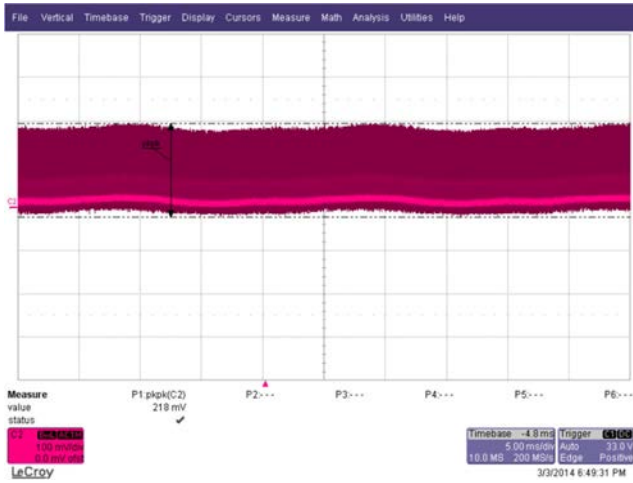


Figure 70 – Ripple, 230 VAC, 1/2 Full Load.
5 ms, 100 mV / div.

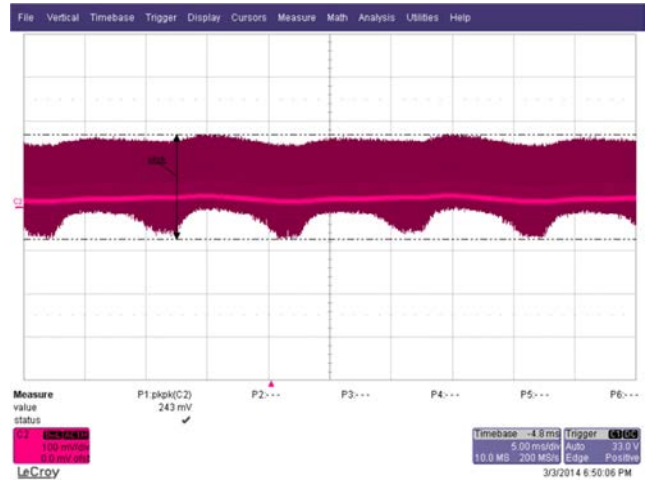


Figure 71 – Ripple, 230 VAC, 1/4 Full Load.
5 ms, 100 mV / div.

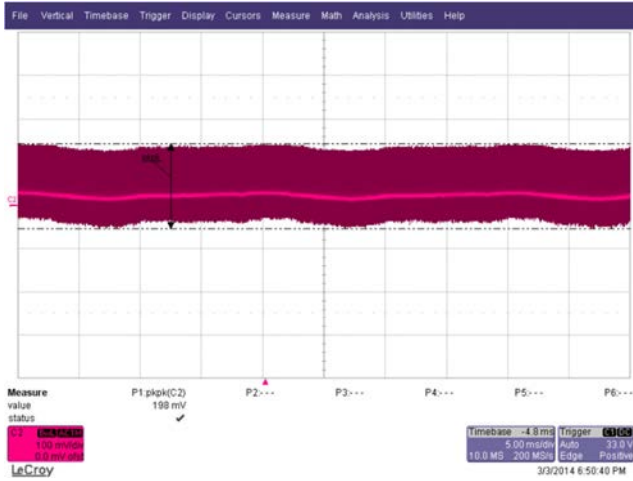


Figure 72 – Ripple, 230 VAC, 1/8 Full Load.
5 ms, 100 mV / div.

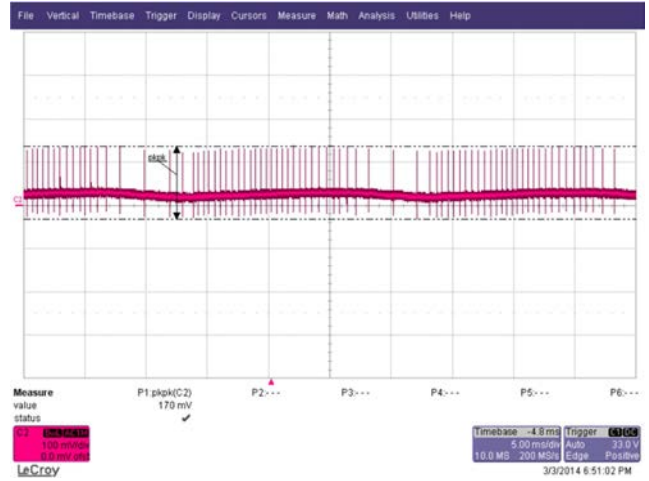


Figure 73 – Ripple, 230 VAC, No-Load.
5 ms, 100 mV / div.



13 라인 서지

Differential input line 1.2/50 μ s surge testing was completed on a single test unit to IEC61000-4-5. Input voltage was set at 230 VAC / 60 Hz. Output was loaded at full load and operation was verified following each surge event.

Surge Level (V)	Input Voltage (VAC)	Injection Location	Injection Phase (°)	Test Result (Pass/Fail)
+250	230	L to N	90	Pass
-250	230	L to N	90	Pass
+500	230	L to N	90	Pass
-500	230	L to N	90	Pass
+750	230	L to N	90	Pass
-750	230	L to N	90	Pass
+1000	230	L to N	90	Pass
-1000	230	L to N	90	Pass

Unit passes under all test conditions.

Differential Ring input line surge testing was completed on a single test unit to IEC61000-4-5. Input voltage was set at 230 VAC / 60 Hz. Output was loaded at full load and operation was verified following each surge event.

Surge Level (V)	Input Voltage (VAC)	Injection Location	Injection Phase (°)	Test Result (Pass/Fail)
+2500	230	L to N	90	Pass
-25000	230	L to N	90	Pass
+2500	230	L to N	0	Pass
-25000	230	L to N	0	Pass

Unit passes under all test conditions.

14 전도성 EMI



Power Integrations
20.Mar 14 13:19

RBW 9 kHz
MT 500 ms

Att 10 dB AUTO

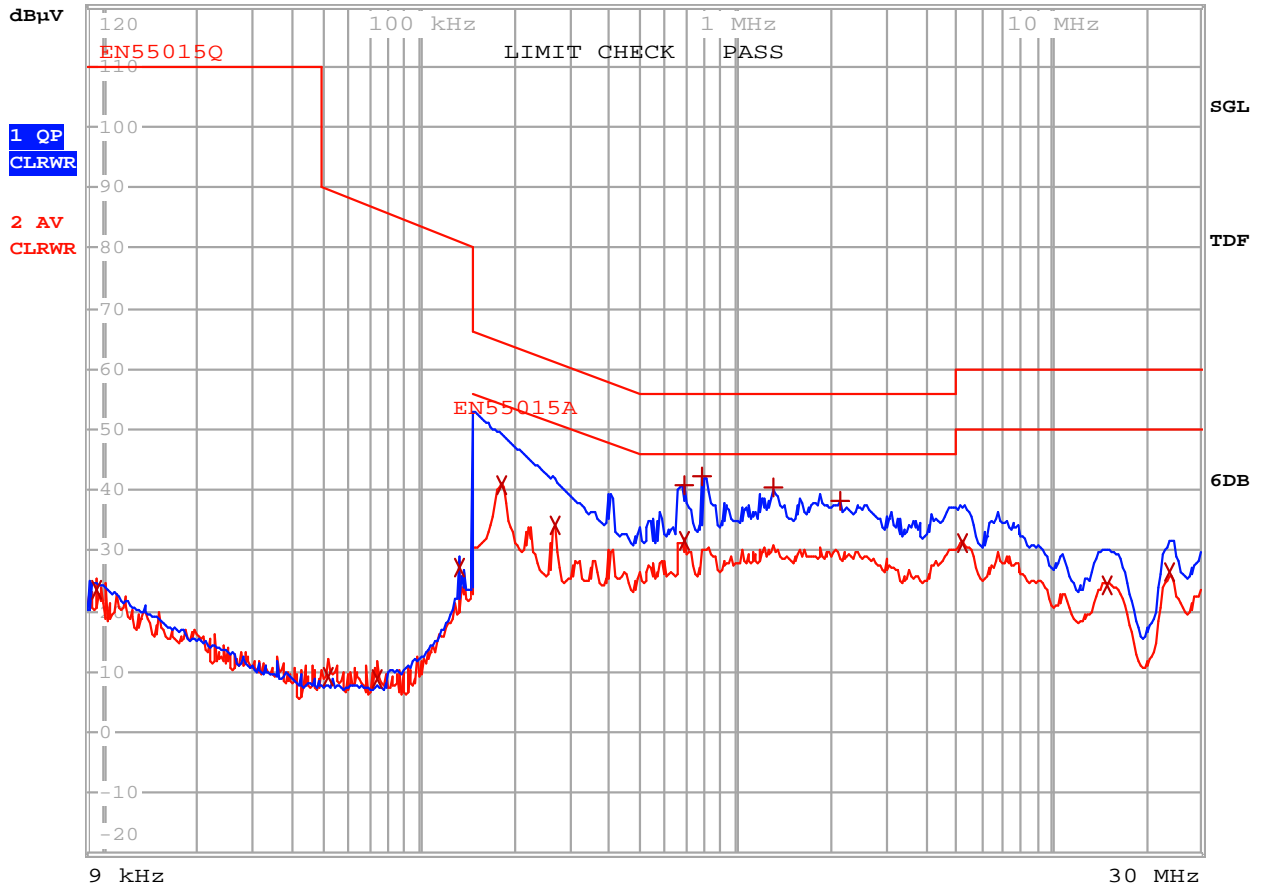


Figure 74 – Conducted EMI, Maximum Steady-State Load, 230 VAC, 60 Hz, and EN55015 B Limits. Unit on Top of Copper Plane.



EDIT PEAK LIST (Final Measurement Results)						
Trace1:	EN55015Q					
Trace2:	EN55015A					
Trace3:	---					
	TRACE	FREQUENCY	LEVEL			DELTA LIMIT
			dB μ V			dB
2	Average	9.4590904509 kHz	23.72	L1	gnd	
2	Average	51.3431986431 kHz	9.32	L1	gnd	
2	Average	73.4602458683 kHz	8.87	L1	gnd	
2	Average	134.789536006 kHz	27.12	N	gnd	
2	Average	183.028505992 kHz	40.98	N	gnd	-13.36
2	Average	269.806440381 kHz	34.16	N	gnd	-16.96
1	Quasi Peak	687.48218373 kHz	40.89	N	gnd	-15.10
2	Average	687.48218373 kHz	31.76	N	gnd	-14.23
1	Quasi Peak	790.243042258 kHz	42.18	N	gnd	-13.81
1	Quasi Peak	1.32578199726 MHz	40.35	N	gnd	-15.64
1	Quasi Peak	2.1374603093 MHz	38.12	N	gnd	-17.87
2	Average	5.23385515413 MHz	31.40	N	gnd	-18.59
2	Average	15.0275202 MHz	24.45	N	gnd	-25.55
2	Average	23.7503773643 MHz	26.52	L1	gnd	-23.47

Table 4 – Conducted EMI, Maximum Steady-State Load, 230 VAC, 60 Hz, and EN55015 B Limits. Unit on Top of Copper Plane.



Power Integrations
20.Mar 14 12:35

RBW 9 kHz
MT 500 ms

Att 10 dB AUTO



Figure 75 – Conducted EMI, Maximum Steady-State Load, 230 VAC, 60 Hz, and EN55015 B Limits. Unit on Top of Copper Plane that is Connected to Earth.



EDIT PEAK LIST (Final Measurement Results)

Trace1: EN55015Q
 Trace2: EN55015A
 Trace3: ---

	TRACE	FREQUENCY	LEVEL dBµV	DELTA LIMIT dB
2	Average	130.825395691 kHz	33.39 N gnd	
2	Average	136.137431366 kHz	43.13 N gnd	
2	Average	179.422121353 kHz	44.63 N gnd	-9.88
2	Average	269.806440381 kHz	37.40 N gnd	-13.72
1	Quasi Peak	397.727746704 kHz	44.42 N gnd	-13.47
2	Average	409.779295157 kHz	34.21 N gnd	-13.43
1	Quasi Peak	687.48218373 kHz	46.75 N gnd	-9.24
2	Average	687.48218373 kHz	37.01 N gnd	-8.98
1	Quasi Peak	790.243042258 kHz	48.05 N gnd	-7.94
1	Quasi Peak	1.32578199726 MHz	46.42 N gnd	-9.57
2	Average	1.84110031489 MHz	36.42 N gnd	-9.57
2	Average	2.0745979178 MHz	36.39 N gnd	-9.60
1	Quasi Peak	2.1588349124 MHz	44.56 N gnd	-11.43
2	Average	5.28619370567 MHz	36.97 N gnd	-13.02
1	Quasi Peak	6.77918394001 MHz	42.52 N gnd	-17.47
1	Quasi Peak	8.86858861671 MHz	40.08 N gnd	-19.91
2	Average	9.32097576636 MHz	34.03 N gnd	-15.96

Table 5 – Conducted EMI, Maximum Steady-State Load, 230 VAC, 60 Hz, and EN55015 B Limits. Unit on Top of Copper Plane that is Connected to Earth.



15 개정 내역

날짜	작성자	개정	설명 및 변경 사항	검토 대상
2014년 11월 7일	JdC	1.0	최초 출시	Apps & Mktg



최신 업데이트에 대한 자세한 내용은 당사 웹사이트(www.powerint.com)를 참고하십시오.

파워 인테그레이션스(Power Integrations)는 안정성 또는 생산성 향상을 위하여 언제든지 당사 제품을 변경할 수 있는 권한이 있습니다. 파워 인테그레이션스(Power Integrations)는 여기서 설명하는 디바이스나 회로 사용으로 인해 발생하는 어떠한 책임도 지지 않습니다. 파워 인테그레이션스(Power Integrations)는 어떠한 보증도 제공하지 않으며 모든 보증(상품성에 대한 묵시적 보증, 특정 목적에의 적합성 및 타사 권리의 비침해를 포함하되 이에 제한되지 않음)을 명백하게 부인합니다.

특허 정보

여기에 설명한 제품 및 애플리케이션(제품의 외장 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허의 대상이 되거나 파워 인테그레이션스(Power Integrations)에서 출원 중인 미국 및 해외 특허 신청의 대상이 될 수 있습니다. 파워 인테그레이션스(Power Integrations)의 전체 특허 목록은 www.powerint.com에서 확인할 수 있습니다. 파워 인테그레이션스(Power Integrations)는 고객에게 <http://www.powerint.com/ip.htm>에 명시된 특정 특허권에 따라 라이선스를 부여합니다.

PI 로고, TOPSwitch, TinySwitch, LinkSwitch, DPA-Switch, PeakSwitch, CAPZero, SENZero, LinkZero, HiperPFS, HiperTFS, HiperLCS, Qspeed, EcoSmart, Clampless, E-Shield, Filterfuse, StackFET, PI Expert 및 PI FACTS 는 Power Integrations, Inc 의 상표입니다. 다른 상표는 각 회사 고유의 자산입니다. ©Copyright 2014 Power Integrations, Inc.

Power Integrations 전 세계 판매 지원 지역

세계 본사

5245 Hellyer Avenue
San Jose, CA 95138, USA.
Main: +1-408-414-9200
고객 서비스:
전화: +1-408-414-9665
팩스: +1-408-414-9765
전자 메일:
usasales@powerint.com

독일

Lindwurmstrasse 114
80337, Munich
Germany
전화: +49-89-527-39110
팩스: +49-89-527-39200
전자 메일:
eurosales@powerint.com

일본

Kosei Dai-3 Building
2-12-11, Shin-Yokohama,
Kohoku-ku, Yokohama-shi,
Kanagawa 222-0033
Japan
전화: +81-45-471-1021
팩스: +81-45-471-3717
전자 메일:
japansales@powerint.com

대만

5F, No. 318, Nei Hu Rd.,
Sec. 1
Nei Hu District
Taipei 11493, Taiwan R.O.C.
전화: +886-2-2659-4570
팩스: +886-2-2659-4550
전자 메일:
taiwansales@powerint.com

중국(상하이)

Rm 2410, Charity Plaza, No. 88
North Caoxi Road,
Shanghai, PRC 200030
전화: +86-21-6354-6323
팩스: +86-21-6354-6325
전자 메일:
chinasales@powerint.com

인도

#1, 14th Main Road
Vasanthanagar
Bangalore-560052
인도
전화: +91-80-4113-8020
팩스: +91-80-4113-8023
전자 메일:
indiasales@powerint.com

한국

RM 602, 6FL
Korea City Air Terminal B/D,
159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728 Korea
전화: +82-2-2016-6610
팩스: +82-2-2016-6630
전자 메일:
koreasales@powerint.com

영국

First Floor, Unit 15, Meadway
Court, Rutherford Close,
Stevenage, Herts. SG1 2EF
United Kingdom
전화: +44 (0) 1252-730-141
팩스: +44 (0) 1252-727-689
전자 메일:
eurosales@powerint.com

중국(선젠)

17/F, Hivac Building, No. 2, Keji
Nan 8th Road, Nanshan District,
Shenzhen, China, 518057
전화: +86-755-8672-8689
팩스: +86-755-8672-8690
전자 메일:
chinasales@powerint.com

이탈리아

Via Milanese 20, 3rd. Fl.
20099 Sesto San Giovanni
(MI) Italy
전화: +39-024-550-8701
팩스: +39-028-928-6009
전자 메일:
eurosales@powerint.com

싱가포르

51 Newton Road,
#19-01/05 Goldhill Plaza
Singapore, 308900
전화: +65-6358-2160
팩스: +65-6358-2015
전자 메일:
singaporesales@powerint.com

애플리케이션 문의 전화

전 세계 통합 번호 +1-408-414-9660

애플리케이션 문의 팩스

전 세계 통합 번호 +1-408-414-9760

